

日 本 国 特 許 庁

PATENT OFFICE
JAPANESE GOVERNMENT

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日
Date of Application:

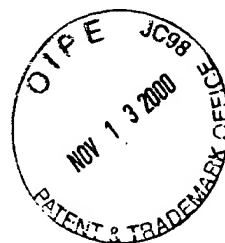
1999年 9月28日

出 願 番 号
Application Number:

平成11年特許願第275302号

出 願 人
Applicant(s):

東芝テック株式会社

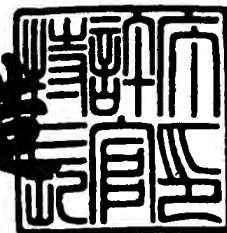


CERTIFIED COPY OF
PRIORITY DOCUMENT

2000年 9月18日

特許庁長官
Commissioner,
Patent Office

及川耕造



【書類名】 特許願

【整理番号】 A009904907

【提出日】 平成11年 9月28日

【あて先】 特許庁長官 殿

【国際特許分類】 G06T 1/00

【発明の名称】 画像処理装置

【請求項の数】 13

【発明者】

【住所又は居所】 神奈川県川崎市幸区柳町 7 0 番地 東芝テック株式会社
柳町事業所内

【氏名】 ▲高▼野 岳

【発明者】

【住所又は居所】 神奈川県川崎市幸区柳町 7 0 番地 東芝テック株式会社
柳町事業所内

【氏名】 菅野 浩樹

【特許出願人】

【識別番号】 000003562

【氏名又は名称】 東芝テック株式会社

【代理人】

【識別番号】 100058479

【弁理士】

【氏名又は名称】 鈴江 武彦

【電話番号】 03-3502-3181

【選任した代理人】

【識別番号】 100084618

【弁理士】

【氏名又は名称】 村松 貞男

【選任した代理人】

【識別番号】 100068814

【弁理士】

【氏名又は名称】 坪井 淳

【選任した代理人】

【識別番号】 100092196

【弁理士】

【氏名又は名称】 橋本 良郎

【選任した代理人】

【識別番号】 100091351

【弁理士】

【氏名又は名称】 河野 哲

【選任した代理人】

【識別番号】 100088683

【弁理士】

【氏名又は名称】 中村 誠

【選任した代理人】

【識別番号】 100070437

【弁理士】

【氏名又は名称】 河井 将次

【手数料の表示】

【予納台帳番号】 011567

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9709799

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 画像処理装置

【特許請求の範囲】

【請求項 1】 原稿の画像を入力する画像入力手段と、

この画像入力手段により入力された画像に対して所定の画像処理を施す画像処理手段と、

この画像処理手段で実行される画像処理を行なうための画像処理プログラムが記憶される第 1 のプログラム記憶手段と、

前記画像処理手段により処理された画像を出力する画像出力手段と、

画像処理を行なうための画像処理プログラムがあらかじめ記憶されている第 2 のプログラム記憶手段と、

外部からの入力情報に基づき、前記第 2 のプログラム記憶手段から所望の画像処理プログラムを讀出して前記第 1 のプログラム記憶手段にロードするプログラムロード手段と、

を具備したことを特徴する画像処理装置。

【請求項 2】 原稿の画像を入力する画像入力手段と、

この画像入力手段により入力された画像を一時格納する第 1 のバッファと、

この第 1 のバッファから出力される画像に対して所定の画像処理演算を行なう演算部と、

この演算部で実行される画像処理を行なうための演算プログラムが記憶されるプログラム記憶部と、

前記演算部により処理された画像を一時格納する第 2 のバッファと、

この第 2 のバッファから出力される画像を出力する画像出力手段と、

画像処理を行なうための演算プログラムがあらかじめ記憶されている記憶部を有し、前記第 1 のバッファ、演算部および第 2 のバッファを接続してデータの受け渡しを行なうメモリインタフェースと、

外部からの入力情報に基づき、前記メモリインタフェース内の記憶部から所望の演算プログラムを讀出して前記プログラム記憶部にロードするプログラムロード手段と、

を具備したことを特徴する画像処理装置。

【請求項3】 原稿の画像を入力する画像入力手段と、
この画像入力手段により入力された画像を一時格納する第1のバッファと、
この第1のバッファから出力される画像に対して所定の画像処理演算を行なう
演算部と、

この演算部で実行される画像処理を行なうための演算プログラムが記憶される
プログラム記憶部と、

前記演算部により処理された画像を一時格納する第2のバッファと、

この第2のバッファから出力される画像を出力する画像出力手段と、

画像処理を行なうための演算プログラムがあらかじめ記憶されている記憶部を
有し、前記第1のバッファ、演算部および第2のバッファを接続してデータの受
け渡しを行なうメモリインタフェイスと、

前記画像入力手段により入力された画像の特徴量を算出する特徴量算出手段と

、
この特徴量算出手段により算出された画像の特徴量に基づき、前記メモリイン
タフェイス内の記憶部から最適な演算プログラムを読み出して前記プログラム記憶
部にロードするプログラムロード手段と、

を具備したことを特徴する画像処理装置。

【請求項4】 前記特徴量算出手段が算出する画像の特徴量とは画像の濃度
ヒストグラムであることを特徴する請求項3記載の画像処理装置。

【請求項5】 複数種の走査モードを有し、これら複数種の走査モードによ
り原稿の画像を入力する画像入力手段と、

この画像入力手段により入力された画像を一時格納する第1のバッファと、

この第1のバッファから出力される画像に対して所定の画像処理演算を行なう
演算部と、

この演算部で実行される画像処理を行なうための演算プログラムが記憶される
プログラム記憶部と、

前記演算部により処理された画像を一時格納する第2のバッファと、

この第2のバッファから出力される画像を出力する画像出力手段と、

画像処理を行なうための演算プログラムがあらかじめ記憶されている記憶部を有し、前記第1のバッファ、演算部および第2のバッファを接続してデータの受け渡しを行なうメモリインタフェイスと、

前記画像入力手段の走査モードに応じて、前記メモリインタフェイス内の記憶部から最適な演算プログラムを読み出して前記プログラム記憶部にロードするプログラムロード手段と、

を具備したことを特徴する画像処理装置。

【請求項6】 プリスキャンおよび本スキャンの2つの走査モードを有し、これら2つの走査モードにより原稿の画像を入力する画像入力手段と、

この画像入力手段により入力された画像を一時格納する第1のバッファと、

この第1のバッファから出力される画像に対して所定の画像処理演算を行なう演算部と、

この演算部で実行される画像処理を行なうための演算プログラムが記憶されるプログラム記憶部と、

前記演算部により処理された画像を一時格納する第2のバッファと、

この第2のバッファから出力される画像を出力する画像出力手段と、

画像処理を行なうための演算プログラムがあらかじめ記憶されている記憶部を有し、前記第1のバッファ、演算部および第2のバッファを接続してデータの受け渡しを行なうメモリインタフェイスと、

前記画像入力手段のプリスキャンにより入力された画像に基づき、その画像の特徴を識別する画像特徴識別手段と、

この画像特徴識別手段の識別結果に基づき、前記メモリインタフェイス内の記憶部から最適な演算プログラムを読み出して前記プログラム記憶部にロードするプログラムロード手段と、

を具備したことを特徴する画像処理装置。

【請求項7】 前記画像特徴識別手段は、前記画像入力手段のプリスキャンにより入力された画像に基づき、前記原稿が文字原稿か、文字写真混在原稿か、写真原稿かを識別することを特徴する請求項6記載の画像処理装置。

【請求項8】 原稿の画像を入力する画像入力手段と、

この画像入力手段により入力された画像を一時格納する第 1 のバッファと、
この第 1 のバッファから出力される画像に対して所定の画像処理演算を行なう
演算部と、

この演算部で実行される画像処理を行なうための演算プログラムが記憶される
プログラム記憶部と、

前記演算部により処理された画像を一時格納する第 2 のバッファと、

この第 2 のバッファから出力される画像を出力する画像出力手段と、

この画像出力手段の状態を検知する状態検知手段と、

画像処理を行なうための演算プログラムがあらかじめ記憶されている記憶部を
有し、前記第 1 のバッファ、演算部および第 2 のバッファを接続してデータの受
け渡しを行なうメモリインタフェイスと、

前記状態検知手段の検知結果に基づき、前記メモリインタフェイス内の記憶部
から最適な演算プログラムを讀出して前記プログラム記憶部にロードするプログ
ラムロード手段と、

を具備したことを特徴する画像処理装置。

【請求項 9】 原稿の画像を入力する画像入力手段と、

この画像入力手段により入力された画像を一時格納する第 1 のバッファと、

この第 1 のバッファから出力される画像に対して所定の画像処理演算を行なう
演算部と、

この演算部で実行される画像処理を行なうための演算プログラムが記憶される
プログラム記憶部と、

前記演算部により処理された画像を一時格納する第 2 のバッファと、

この第 2 のバッファから出力される画像を出力する画像出力手段と、

画像処理を行なうための演算プログラムがあらかじめ記憶されている記憶部を
有し、前記第 1 のバッファ、演算部および第 2 のバッファを接続してデータの受
け渡しを行なうメモリインタフェイスと、

外部からの入力情報に基づき、前記メモリインタフェイス内の記憶部から所望
の演算プログラムを讀出して前記プログラム記憶部にロードする第 1 のプログラ
ムロード手段と、

前記プログラム記憶部内の演算プログラムの使用頻度を記憶する使用頻度記憶手段と、

この使用頻度記憶手段により記憶された使用頻度に基づき、あらかじめ前記メモリインタフェース内の記憶部から使用頻度の高い演算プログラムを読出して前記プログラム記憶部にロードする第2のプログラムロード手段と、

を具備したことを特徴する画像処理装置。

【請求項 1 0】 原稿の画像を入力する画像入力手段と、

この画像入力手段により入力された画像を一時格納する第1のバッファと、

この第1のバッファから出力される画像に対して所定の画像処理演算を行なう演算部と、

この演算部で実行される画像処理を行なうための演算プログラムが記憶されるプログラム記憶部と、

前記演算部により処理された画像を一時格納する第2のバッファと、

この第2のバッファから出力される画像を出力する画像出力手段と、

画像処理を行なうための演算プログラムがあらかじめ記憶されている記憶部を有し、前記第1のバッファ、演算部および第2のバッファを接続してデータの受け渡しを行なうメモリインタフェースと、

外部からの入力情報に基づき、前記メモリインタフェース内の記憶部から所望の演算プログラムを読出して前記プログラム記憶部にロードするプログラムロード手段と、

外部から入力される指示情報に応じて、前記プログラム記憶部の記憶情報を表示出力する表示出力手段と、

を具備したことを特徴する画像処理装置。

【請求項 1 1】 原稿の画像を入力する画像入力手段と、

この画像入力手段により入力された画像を一時格納する第1のバッファと、

この第1のバッファから出力される画像に対して所定の画像処理演算を行なう演算部と、

この演算部で実行される画像処理を行なうための演算プログラムが記憶されるプログラム記憶部と、

前記演算部により処理された画像を一時格納する第2のバッファと、
この第2のバッファから出力される画像を出力する画像出力手段と、
画像処理を行なうための演算プログラムがあらかじめ記憶されている記憶部を
有し、前記第1のバッファ、演算部および第2のバッファを接続してデータの受
け渡しを行なうメモリインタフェイスと、

外部からの入力情報に基づき、前記メモリインタフェイス内の記憶部から所望
の演算プログラムを読み出して前記プログラム記憶部にロードするプログラムロー
ド手段と、

外部から入力される指示情報に応じて、前記メモリインタフェイス内の記憶部
の記憶情報を表示出力する表示出力手段と、

を具備したことを特徴する画像処理装置。

【請求項 1 2】 原稿の画像を入力する画像入力手段と、
この画像入力手段により入力された画像を一時格納する第1のバッファと、
この第1のバッファから出力される画像に対して所定の画像処理演算を行なう
演算部と、

この演算部で実行される画像処理を行なうための演算プログラムが記憶される
プログラム記憶部と、

前記演算部により処理された画像を一時格納する第2のバッファと、
この第2のバッファから出力される画像を出力する画像出力手段と、
画像処理を行なうための演算プログラムがあらかじめ記憶されている記憶部を
有し、前記第1のバッファ、演算部および第2のバッファを接続してデータの受
け渡しを行なうメモリインタフェイスと、

外部からの入力情報に基づき、前記メモリインタフェイス内の記憶部から所望
の演算プログラムを読み出して前記プログラム記憶部にロードするプログラムロー
ド手段と、

外部から入力される指示情報に応じて、前記プログラム記憶部の記憶情報を画
像化する情報画像化手段と、

この情報画像化手段により画像化された情報を記録媒体上に記録出力する記録
出力手段と、

を具備したことを特徴する画像処理装置。

【請求項 1 3】 原稿の画像を入力する画像入力手段と、
この画像入力手段により入力された画像を一時格納する第 1 のバッファと、
この第 1 のバッファから出力される画像に対して所定の画像処理演算を行なう
演算部と、

この演算部で実行される画像処理を行なうための演算プログラムが記憶される
プログラム記憶部と、

前記演算部により処理された画像を一時格納する第 2 のバッファと、

この第 2 のバッファから出力される画像を出力する画像出力手段と、

画像処理を行なうための演算プログラムがあらかじめ記憶されている記憶部を
有し、前記第 1 のバッファ、演算部および第 2 のバッファを接続してデータの受
け渡しを行なうメモリインタフェイスと、

外部からの入力情報に基づき、前記メモリインタフェイス内の記憶部から所望
の演算プログラムを読み出して前記プログラム記憶部にロードするプログラムロー
ド手段と、

外部から入力される指示情報に応じて、前記メモリインタフェイス内の記憶部
の記憶情報を画像化する情報画像化手段と、

この情報画像化手段により画像化された情報を記録媒体上に記録出力する記録
出力手段と、

を具備したことを特徴する画像処理装置。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

本発明は、たとえば、カラスキャナなどの画像入力手段によりカラー原稿の
画像を読み取って入力し、この入力された画像に対し画質調整や編集処理など、所
定の画像処理を行なった後、その画像を電子写真方式のカラープリンタなどの画
像出力手段により用紙上に出力するデジタル式カラー複写機などの画像処理装置
に関する。

【0 0 0 2】

【従来の技術】

一般に、カラー画像やモノクロ画像を読取ってその複製画像を形成するデジタル式のカラー／モノクロ複写機などの画像処理装置においては、複製される画像の品質が重要である。

【0003】

また、カラー／モノクロ複写機では、画像を複写するだけでなく、画質や色の調整や画像の変形などの各種画像編集を行なうための拡張画像処理機能をも有しているのが一般的である。

【0004】

通常、このような拡張画像処理を行なうための画像処理部は、ASICなどのハードウェアロジックにより構成されていた。しかし、ハードウェア故に、問題発生時の修正が容易でない、決まったアルゴリズム・パラメータしか実現できない、個々のユーザに合わせた画像処理アルゴリズムを実現できないなど、ハードウェア故の柔軟性のなさが問題となっていた。

【0005】

【発明が解決しようとする課題】

画像処理部をソフトウェアによりプログラムされ動作する演算処理装置により構成することにより、フレキシブルな画像処理を実現することが望まれてきたが、ハードウェアロジックに比べて処理速度が遅い点が最大の問題であった。

【0006】

処理速度向上の一手段として、高速動作可能な記憶装置の導入による命令取出し（フェッチ）の高速化が図られたが、高速な記憶装置は高価であるため、様々な画像処理アルゴリズムを全て記憶できるほどの容量は実装できなかった。

【0007】

そこで、他の記憶装置から小容量で高速な記憶装置へ適切なプログラムを適切なタイミングでロードするデジタル複写機向けのプログラムロード手段が望まれるようになった。

【0008】

そこで、本発明は、適切な画像処理プログラムのみをロードすることにより、

小容量の高速な記憶装置の有効活用を図ることが可能な画像処理装置を提供することを目的とする。

【0000】

【課題を解決するための手段】

本発明の画像処理装置は、原稿の画像を入力する画像入力手段と、この画像入力手段により入力された画像に対して所定の画像処理を施す画像処理手段と、この画像処理手段で実行される画像処理を行なうための画像処理プログラムが記憶される第1のプログラム記憶手段と、前記画像処理手段により処理された画像を出力する画像出力手段と、画像処理を行なうための画像処理プログラムがあらかじめ記憶されている第2のプログラム記憶手段と、外部からの入力情報に基づき、前記第2のプログラム記憶手段から所望の画像処理プログラムを讀出して前記第1のプログラム記憶手段にロードするプログラムロード手段とを具備している。

【0010】

また、本発明の画像処理装置は、原稿の画像を入力する画像入力手段と、この画像入力手段により入力された画像を一時格納する第1のバッファと、この第1のバッファから出力される画像に対して所定の画像処理演算を行なう演算部と、この演算部で実行される画像処理を行なうための演算プログラムが記憶されるプログラム記憶部と、前記演算部により処理された画像を一時格納する第2のバッファと、この第2のバッファから出力される画像を出力する画像出力手段と、画像処理を行なうための演算プログラムがあらかじめ記憶されている記憶部を有し、前記第1のバッファ、演算部および第2のバッファを接続してデータの受け渡しを行なうメモリインタフェイスと、前記画像入力手段により入力された画像の特徴量を算出する特徴量算出手段と、この特徴量算出手段により算出された画像の特徴量に基づき、前記メモリインタフェイス内の記憶部から最適な演算プログラムを讀出して前記プログラム記憶部にロードするプログラムロード手段とを具備している。

【0011】

また、本発明の画像処理装置は、複数種の走査モードを有し、これら複数種の

走査モードにより原稿の画像を入力する画像入力手段と、この画像入力手段により入力された画像を一時格納する第1のバッファと、この第1のバッファから出力される画像に対して所定の画像処理演算を行なう演算部と、この演算部で実行される画像処理を行なうための演算プログラムが記憶されるプログラム記憶部と、前記演算部により処理された画像を一時格納する第2のバッファと、この第2のバッファから出力される画像を出力する画像出力手段と、画像処理を行なうための演算プログラムがあらかじめ記憶されている記憶部を有し、前記第1のバッファ、演算部および第2のバッファを接続してデータの受け渡しを行なうメモリインタフェイスと、前記画像入力手段の走査モードに応じて、前記メモリインタフェイス内の記憶部から最適な演算プログラムを読み出して前記プログラム記憶部にロードするプログラムロード手段とを具備している。

【0012】

また、本発明の画像処理装置は、原稿の画像を入力する画像入力手段と、この画像入力手段により入力された画像を一時格納する第1のバッファと、この第1のバッファから出力される画像に対して所定の画像処理演算を行なう演算部と、この演算部で実行される画像処理を行なうための演算プログラムが記憶されるプログラム記憶部と、前記演算部により処理された画像を一時格納する第2のバッファと、この第2のバッファから出力される画像を出力する画像出力手段と、この画像出力手段の状態を検知する状態検知手段と、画像処理を行なうための演算プログラムがあらかじめ記憶されている記憶部を有し、前記第1のバッファ、演算部および第2のバッファを接続してデータの受け渡しを行なうメモリインタフェイスと、前記状態検知手段の検知結果に基づき、前記メモリインタフェイス内の記憶部から最適な演算プログラムを読み出して前記プログラム記憶部にロードするプログラムロード手段とを具備している。

【0013】

また、本発明の画像処理装置は、原稿の画像を入力する画像入力手段と、この画像入力手段により入力された画像を一時格納する第1のバッファと、この第1のバッファから出力される画像に対して所定の画像処理演算を行なう演算部と、この演算部で実行される画像処理を行なうための演算プログラムが記憶されるプ

ログラム記憶部と、前記演算部により処理された画像を一時格納する第 2 のバッファと、この第 2 のバッファから出力される画像を出力する画像出力手段と、画像処理を行なうための演算プログラムがあらかじめ記憶されている記憶部を有し、前記第 1 のバッファ、演算部および第 2 のバッファを接続してデータの受け渡しを行なうメモリインタフェイスと、外部からの入力情報に基づき、前記メモリインタフェイス内の記憶部から所望の演算プログラムを読み出して前記プログラム記憶部にロードする第 1 のプログラムロード手段と、前記プログラム記憶部内の演算プログラムの使用頻度を記憶する使用頻度記憶手段と、この使用頻度記憶手段により記憶された使用頻度に基づき、あらかじめ前記メモリインタフェイス内の記憶部から使用頻度の高い演算プログラムを読み出して前記プログラム記憶部にロードする第 2 のプログラムロード手段とを具備している。

【0014】

また、本発明の画像処理装置は、原稿の画像を入力する画像入力手段と、この画像入力手段により入力された画像を一時格納する第 1 のバッファと、この第 1 のバッファから出力される画像に対して所定の画像処理演算を行なう演算部と、この演算部で実行される画像処理を行なうための演算プログラムが記憶されるプログラム記憶部と、前記演算部により処理された画像を一時格納する第 2 のバッファと、この第 2 のバッファから出力される画像を出力する画像出力手段と、画像処理を行なうための演算プログラムがあらかじめ記憶されている記憶部を有し、前記第 1 のバッファ、演算部および第 2 のバッファを接続してデータの受け渡しを行なうメモリインタフェイスと、外部からの入力情報に基づき、前記メモリインタフェイス内の記憶部から所望の演算プログラムを読み出して前記プログラム記憶部にロードするプログラムロード手段と、外部から入力される指示情報に応じて、前記プログラム記憶部の記憶情報を表示出力する表示出力手段とを具備している。

【0015】

さらに、本発明の画像処理装置は、原稿の画像を入力する画像入力手段と、この画像入力手段により入力された画像を一時格納する第 1 のバッファと、この第 1 のバッファから出力される画像に対して所定の画像処理演算を行なう演算部と

、この演算部で実行される画像処理を行なうための演算プログラムが記憶されるプログラム記憶部と、前記演算部により処理された画像を一時格納する第2のバッファと、この第2のバッファから出力される画像を出力する画像出力手段と、画像処理を行なうための演算プログラムがあらかじめ記憶されている記憶部を有し、前記第1のバッファ、演算部および第2のバッファを接続してデータの受け渡しを行なうメモリインタフェイスと、外部からの入力情報に基づき、前記メモリインタフェイス内の記憶部から所望の演算プログラムを読み出して前記プログラム記憶部にロードするプログラムロード手段と、外部から入力される指示情報に応じて、前記メモリインタフェイス内の記憶部の記憶情報を表示出力する表示出力手段とを具備している。

【0016】

本発明によれば、たとえば、操作パネルからユーザが指定する画像複写モードなどの入力情報により、必要な画像処理と必要でない画像処理が決定できることに着目し、この入力情報に応じて適切な画像処理プログラムのみをロードすることにより、小容量の高速な記憶装置の有効活用を図ることが可能となる。

【0017】

また、本発明によれば、画像の特徴量（たとえば、ヒストグラム）により、原稿が文字原稿か、ビクトリアルな原稿かを識別できるため、画像の特徴量に応じて必要な画像処理と必要でない画像処理が決定できることに着目し、この画像の特徴量に基づいて適切な画像処理プログラムのみをロードすることにより、小容量の高速な記憶装置の有効活用を図ることが可能となる。

【0018】

また、本発明によれば、画像入力手段の走査実行時の走査モードに応じて使用するべき画像処理プログラムが限定されることに着目し、走査モードに応じて適切な画像処理プログラムのみをロードすることにより、小容量の高速な記憶装置の有効活用を図ることが可能となる。

【0019】

【発明の実施の形態】

以下、本発明の実施の形態について図面を参照して説明する。

【 0 0 2 0 】

まず、第 1 の実施の形態について説明する。

【 0 0 2 1 】

図 1 は、本発明に係る画像処理装置の一例としてのデジタル複写機の内部構成を示すものである。このデジタル複写機は、たとえば、複写機、ファクシミリ、プリンタの 3 機能を有する複合形の複写機である。

【 0 0 2 2 】

図 1 において、10 は装置本体で、この装置本体 10 内には、画像入力手段としてのスキャナ部 4、および、画像出力手段としてのプリンタ部 6 が設けられている。

【 0 0 2 3 】

装置本体 10 の上面には、読取対象物としての原稿 D が載置される透明ガラスからなる原稿載置台 12 が設けられている。また、装置本体 10 の上面には、原稿載置台 12 上に原稿 D を自動的に送る自動原稿送り装置（以下、ADF と略称する）7 が配設されている。この ADF 7 は、原稿載置台 12 上に対して開閉可能に配設され、原稿載置台 12 上に載置された原稿 D を原稿載置台 12 上に密着させる原稿押えとしても機能する。

【 0 0 2 4 】

ADF 7 は、原稿 D がセットされる原稿トレイ 8、原稿の有無を検出するエンベティセンサ 9、原稿トレイ 8 から原稿 D を 1 枚ずつ取出すピックアップローラ 14、取出された原稿 D を搬送する給紙ローラ 15、原稿 D の先端を整位するアライニングローラ対 16、原稿載置台 12 上のほぼ全体を覆うように配設された搬送ベルト 18 を備えている。そして、原稿トレイ 8 に上向きにセットされた複数枚の原稿 D は、その最下の頁、つまり、最終頁から順に取出され、アライニングローラ対 16 により整位された後、搬送ベルト 18 によって原稿載置台 12 上の所定位置へ搬送される。

【 0 0 2 5 】

ADF 7 において、搬送ベルト 18 を挟んでアライニングローラ対 16 と反対側の端部には、反転ローラ 20、非反転センサ 21、フラップ 22、および、排

紙ローラ 23 が配設されている。スキャナ部 4 により画像情報の読取られた原稿 D は、搬送ベルト 18 により原稿載置台 12 上から送り出され、反転ローラ 20、フラップ 21、および、排紙ローラ 22 を介して ADF 7 上面の原稿排紙部 24 上に排出される。原稿 D の裏面を読取る場合、フラップ 22 を切換えることにより、搬送ベルト 18 によって搬送されてきた原稿 D は、反転ローラ 20 によって反転された後、再度、搬送ベルト 18 により原稿載置台 12 上の所定位置に送られる。

【0026】

装置本体 10 内に配設されたスキャナ部 4 は、原稿載置台 12 上に載置された原稿 D を照明する光源としての露光ランプ 25、および、原稿 D からの反射光を所定の方向に反射する第 1 のミラー 26 を有し、これらの露光ランプ 25 および第 1 のミラー 26 は、原稿載置台 12 の下方に配設された第 1 のキャリッジ 27 に取付けられている。第 1 のキャリッジ 27 は、原稿載置台 12 と平行に移動可能に配設され、図示しない歯付きベルトなどを介して駆動モータにより、原稿載置台 12 の下方を往復移動される。

【0027】

原稿載置台 12 の下方には、原稿載置台 12 と平行に移動可能な第 2 のキャリッジ 28 が配設されている。第 2 のキャリッジ 28 には、第 1 のミラー 26 により反射された原稿 D からの反射光を順に反射する第 2 および第 3 のミラー 30、31 が互いに直角に取付けられている。第 2 のキャリッジ 28 は、第 1 のキャリッジ 27 を駆動する歯付きベルトなどにより、第 1 のキャリッジ 27 に対して従動されるとともに、第 1 のキャリッジに対して 1/2 の速度で原稿載置台 12 に沿って平行に移動される。

【0028】

原稿載置台 12 の下方には、第 2 のキャリッジ 28 上の第 3 のミラー 31 からの反射光を集束する結像レンズ 32 と、結像レンズ 32 により集束された反射光を受光して光電変換する光電変換手段としての CCD 形のラインセンサ 34 とが配設されている。結像レンズ 32 は、第 3 のミラー 31 により反射された光の光軸を含む面内に、駆動機構を介して移動可能に配設され、自身が移動することで

反射光を所望の倍率で結像する。そして、ラインセンサ 3 4 は、入射した反射光を光電変換し、読取った原稿 D に対応する電気信号を出力する。

【 0 0 2 9 】

一方、プリンタ部 6 は、潜像形成手段としてのレーザ露光装置 4 0 を備えている。レーザ露光装置 4 0 は、光源としての半導体レーザ発振器 4 1 と、半導体レーザ発振器 4 1 から出射されたレーザ光を連続的に偏向する走査部材としてのポリゴンミラー 3 6 と、ポリゴンミラー 3 6 を後述する所定の回転数で回転駆動する走査モータとしてのポリゴンモータ 3 7 と、ポリゴンミラー 3 6 からのレーザ光を偏向して後述する感光体ドラム 4 4 へ導く光学系 4 2 とを備えている。このような構成のレーザ露光装置 4 0 は、装置本体 1 0 の図示しない支持フレームに固定支持されている。

【 0 0 3 0 】

半導体レーザ発振器 4 1 は、スキャナ部 4 により読取られた原稿 D の画像情報、あるいは、ファクシミリ送受信文書情報などに応じてオン・オフ制御され、そのレーザ光はポリゴンミラー 3 6 および光学系 4 2 を介して感光体ドラム 4 4 へ向けられ、感光体ドラム 4 4 の周面上を露光走査することにより、感光体ドラム 4 4 の周面上に静電潜像を形成する。

【 0 0 3 1 】

また、プリンタ部 6 は、装置本体 1 0 のほぼ中央に配設された像担持体としての回転自在な感光体ドラム 4 4 を有し、感光体ドラム 4 4 の周面は、レーザ露光装置 4 0 からのレーザ光により露光走査され、所望の静電潜像が形成される。感光体ドラム 4 4 の周囲には、感光体ドラム 4 4 の周面を所定の電荷に帯電させる帯電用帯電器 4 5、感光体ドラム 4 4 上に形成された静電潜像に現像剤としてのトナーを供給して所望の画像濃度で現像する現像手段としての現像器 4 6、後述する給紙カセットから供給された被画像形成媒体としての用紙 P を感光体ドラム 4 4 から分離させるための剥離用帯電器 4 7、感光体ドラム 4 4 上に形成されたトナー像を用紙 P に転写させる転写用帯電器 4 8、感光体ドラム 4 4 の周面から用紙 P を剥離する剥離爪 4 9、感光体ドラム 4 4 の周面に残留したトナーを清掃する清掃装置 5 0、および、感光体ドラム 4 4 の周面を除電する除電器 5 1 が順

に配置されている。

【 0 0 3 2 】

装置本体 1 0 内の下部には、それぞれ装置本体 1 0 から引出し可能な上段給紙カセット 5 2、中段給紙カセット 5 3、下段給紙カセット 5 4 が互いに積層状態に配設され、各給紙カセット 5 2 ～ 5 4 内にはサイズの異なる用紙 P が装填されている。これらの給紙カセット 5 2 ～ 5 4 の側方には大容量フィーダ 5 5 が設けられ、この大容量フィーダ 5 5 には、使用頻度の高いサイズの用紙 P、たとえば、A 4 サイズの用紙 P が約 3 0 0 0 枚収納されている。また、大容量フィーダ 5 5 の上方には、手差しトレイ 5 6 を兼ねた給紙カセット 5 7 が脱着自在に装着されている。

【 0 0 3 3 】

装置本体 1 0 内には、各給紙カセット 5 2 ～ 5 4 および大容量フィーダ 5 5 から感光体ドラム 4 4 と転写チャージャ 4 8 との間に位置した転写部を通して延びる搬送路 5 8 が形成され、この搬送路 5 8 の終端には、定着ランプ 6 0 a を有する定着装置 6 0 が設けられている。定着装置 6 0 に対向した装置本体 1 0 の側壁には排出口 6 1 が形成され、この排出口 6 1 にはシングルトレイのフィニッシャー 1 5 0 が装着されている。

【 0 0 3 4 】

上段給紙カセット 5 2、中段給紙カセット 5 3、下段給紙カセット 5 4、給紙カセット 5 7 の近傍および大容量フィーダ 5 5 の近傍には、給紙カセット 5 2 ～ 5 4、5 7 あるいは大容量フィーダ 5 5 から用紙 P を 1 枚ずつ取出すピックアップローラ 6 3 がそれぞれ設けられている。また、搬送路 5 8 には、ピックアップローラ 6 3 により取出された用紙 P を搬送路 5 8 を通して搬送する多数の給紙ローラ対 6 4 が設けられている。

【 0 0 3 5 】

搬送路 5 8 において、感光体ドラム 4 4 の上流側にはレジストローラ対 6 5 が設けられている。レジストローラ対 6 5 は、取出された用紙 P の傾きを補正するとともに、感光体ドラム 4 4 上のトナー像の先端と用紙 P の先端とを整合させ、感光体ドラム 4 4 の周面の移動速度と同じ速度で用紙 P を転写部へ供給する。レ

ジストローラ対 6 5 の手前、つまり、給紙ローラ 6 4 側には、用紙 P の到達を検出するアライニング前センサ 6 6 が設けられている。

【 0 0 3 6 】

ピックアップローラ 6 3 により、各給紙カセット 5 2 ~ 5 4 , 5 7 あるいは大容量フィーダ 5 5 から 1 枚ずつ取出された用紙 P は、給紙ローラ対 6 4 によりレジストローラ対 6 5 へ送られる。そして、用紙 P は、レジストローラ対 6 5 により先端が整位された後、転写部に送られる。

【 0 0 3 7 】

転写部において、感光体ドラム 4 4 上に形成された現像剤像、つまり、トナー像が、転写用帯電器 4 8 により用紙 P 上に転写される。トナー像の転写された用紙 P は、剥離用帯電器 4 7 および剥離爪 4 9 の作用により感光体ドラム 4 4 の周面から剥離され、搬送路 5 2 の一部を構成する搬送ベルト 6 7 を介して定着装置 6 0 に搬送される。そして、定着装置 6 0 によって現像剤像が用紙 P 上に溶融定着された後、用紙 P は、給紙ローラ対 6 8 および排紙ローラ対 6 9 により排出口 6 1 を通してフィニッシャ 1 5 0 上へ排出される。

【 0 0 3 8 】

搬送路 5 8 の下方には、定着装置 6 0 を通過した用紙 P を反転して再びレジストローラ対 6 5 へ送る自動両面装置 7 0 が設けられている。自動両面装置 7 0 は、用紙 P を一時的に集積する一時集積部 7 1 と、搬送路 5 8 から分岐し、定着装置 6 0 を通過した用紙 P を反転して一時集積部 7 1 に導く反転路 7 2 と、一時集積部 7 1 に集積された用紙 P を 1 枚ずつ取出すピックアップローラ 7 3 と、取出された用紙 P を搬送路 7 4 を通してレジストローラ対 6 5 へ供給する給紙ローラ 7 5 とを備えている。また、搬送路 5 8 と反転路 7 2 との分岐部には、用紙 P を排出口 6 1 あるいは反転路 7 2 に選択的に振分ける振分けゲート 7 6 が設けられている。

【 0 0 3 9 】

両面複写を行なう場合、定着装置 6 0 を通過した用紙 P は、振分けゲート 7 6 により反転路 7 2 に導かれ、反転された状態で一時集積部 7 1 に一時的に集積された後、ピックアップローラ 7 3 および給紙ローラ対 7 5 により、搬送路 7 4 を

通してレジストローラ対 6 5 へ送られる。そして、用紙 P はレジストローラ対 6 5 により整位された後、再び転写部に送られ、用紙 P の裏面にトナー像が転写される。その後、用紙 P は、搬送路 5 8、定着装置 6 0 および排紙ローラ 6 9 を介してフィニッシャ 1 5 0 に排紙される。

【 0 0 4 0 】

フィニッシャ 1 5 0 は、排出された一部構成の文書を一部単位でステープル止めして貯めていくものである。ステープルする用紙 P が 1 枚、排出口 6 1 から排出される度にガイドバー 1 5 1 にてステープルされる側に寄せて整合する。全てが排出され終わると、紙押えアーム 1 5 2 が排出された一部単位の用紙 P を押え、ステープラユニット（図示しない）がステープル止めを行なう。

【 0 0 4 1 】

その後、ガイドバー 1 5 1 が下がり、ステープル止めが終わった用紙 P は、その一部単位でフィニッシャ排出ローラ 1 5 5 にてフィニッシャ排出トレイ 1 5 4 に排出される。フィニッシャ排出トレイ 1 5 4 の下がる量は、排出される用紙 P の枚数によりある程度決められ、一部単位に排出される度にステップ的に下がる。また、排出される用紙 P を整合するガイドバー 1 5 1 は、フィニッシャ排出トレイ 1 5 4 上に載った既にステープル止めされた用紙 P に当たらないような高さの位置にある。

【 0 0 4 2 】

また、フィニッシャ排出トレイ 1 5 4 は、ソートモード時、一部ごとにシフト（たとえば、前後左右の 4 つの方向へ）するシフト機構（図示しない）に接続されている。

【 0 0 4 3 】

なお、装置本体 1 0 の前面上部には、様々な複写条件並びに複写動作を開始させる複写開始命令などを入力したり、動作状態などを表示する操作パネル 8 0 （図示しない）が設けられている。

【 0 0 4 4 】

図 2 は、図 1 に示したデジタル複写機の電氣的接続および制御のための信号の流れを概略的に表わすブロック図を示している。図 2 において、制御系は、主制

御部 9 0 内のメイン CPU 9 1 と、スキャナ部 4 のスキャナ CPU 1 0 0 と、プリンタ部 6 のプリンタ CPU 1 1 0 の 3 つの CPU（セントラル・プロセッシング・ユニット）で構成され、これらは共有バス 1 2 0 で接続されている。

【 0 0 4 5 】

メイン CPU 9 1 は、プリンタ CPU 1 1 0 と共有 RAM 9 5 を介して双方向通信を行なうものであり、メイン CPU 9 1 は動作指示をだし、プリンタ CPU 1 1 0 は状態ステータスを返すようになっている。プリンタ CPU 1 1 0 とスキャナ CPU 1 0 0 はシリアル通信を行ない、プリンタ CPU 1 1 0 は動作指示をだし、スキャナ CPU 1 0 0 は状態ステータスを返すようになっている。

【 0 0 4 6 】

共有バス 1 2 0 は、P C I バスのような完全同期形バスで、アドレスバスとデータバスは同じ信号線を時分割で利用するものであり、CPU を介したプログラム I / O 転送、周辺デバイスがバスマスタとしてバスを制御し、直接メモリなどにアクセスするバスマスタによるデータ転送が可能である。

【 0 0 4 7 】

操作パネル 8 0 は、各種操作キー 8 1、液晶表示部 8 2、および、これらが接続されたパネル CPU 8 3 を有し、メイン CPU 9 1 に接続されている。

【 0 0 4 8 】

主制御部 9 0 は、メイン CPU 9 1、ROM 9 2、RAM 9 3、NVRAM 9 4、共有 RAM 9 5、画像処理部 9 6、ページメモリ制御部 9 7、および、ページメモリ 9 8 によって構成されている。

【 0 0 4 9 】

メイン CPU 9 1 は、全体的な制御を司るものである。ROM 9 2 は、メイン CPU 9 1 の制御プログラムなどが記憶されている。RAM 9 3 は、一時的に各種データを記憶するものである。

【 0 0 5 0 】

NVRAM（持久ランダムアクセスメモリ：nonvolatile RAM）9 4 は、バッテリー（図示しない）にバックアップされた不揮発性のメモリであり、電源を遮断しても記憶データを保持するようになっている。

【 0 0 5 1 】

共有RAM95は、メインCPU91とプリンタCPU110との間で、双向通信を行なうために用いるものである。

【 0 0 5 2 】

ページメモリ制御部97は、ページメモリ98に対して画像情報を記憶したり、読出したりするものである。ページメモリ98は、複数ページ分の画像情報を記憶できる領域を有し、スキャナ部4からの画像情報を圧縮したデータを1ページ分ごとに記憶可能に形成されている。

【 0 0 5 3 】

スキャナ部4は、全体の制御を司るスキャナCPU100、制御プログラムなどが記憶されているROM101、データ記憶用のRAM102、ラインセンサ34を駆動するCCDドライバ103、露光ランプ25およびミラー26、27、28などを移動する走査モータの回転を制御する走査モータドライバ104、および、画像補正部105などによって構成されている。

【 0 0 5 4 】

画像補正部105は、ラインセンサ34からのアナログ信号をデジタル信号に変換するA/D変換回路、ラインセンサ34のばらつき、あるいは、周囲の温度変化などに起因するラインセンサ34からの出力信号に対するスレッシュホールドレベルの変動を補正するためのシェーディング補正回路、および、シェーディング補正回路からのシェーディング補正されたデジタル信号を一旦記憶するラインメモリなどから構成されている。

【 0 0 5 5 】

プリンタ部6は、全体の制御を司るプリンタCPU110、制御プログラムなどが記憶されているROM111、データ記憶用のRAM112、半導体レーザ発振器41を駆動するレーザドライバ113、レーザ露光装置40のポリゴンモータ37を駆動するポリゴンモータドライバ114、搬送路58による用紙Pの搬送を制御する搬送制御部115、帯電用帯電器45、現像器46、転写用帯電器48を用いて帯電、現像、転写を行なうプロセスを制御するプロセス制御部116、定着装置60を制御する定着制御部117、および、オプションを制御す

るオプション制御部 1 1 8 などによって構成されている。

【0 0 5 6】

なお、画像補正部 1 0 5、ページメモリ 9 8、画像処理部 9 6、および、レーザドライバ 1 1 3 はシリアルに接続され、この順に画像データが流れるようになっている。ただし、ページメモリ 9 8 内に蓄積せずに、画像補正部 1 0 5 から画像処理部 9 6 へ画像データを流すことも可能である。

【0 0 5 7】

図 3 は、前記画像処理部 9 6 およびその周辺部の構成を詳細に示している。なお、説明を簡略化するため、ページメモリ制御部 9 7、ページメモリ 9 8 などを省略して記述する。

【0 0 5 8】

システム制御部 3 0 2 は、メイン CPU 9 1 とその周辺回路を含めたものである。メイン CPU 9 2、RAM 9 3、操作パネル 8 0 は、メイン CPU インタフェイス 3 1 2 により接続され、メイン CPU インタフェイス 3 1 2 を経由して共有バス 1 2 0 にアクセスが可能である。

【0 0 5 9】

外部インタフェイス 3 1 0 は、共有バス 1 2 0 に接続され、共有バス 1 2 0 に接続されている各部に、外部インタフェイス 3 1 0 に接続される外部装置から共有バス 1 2 0 経由でデータを入出力するようになっている。

【0 0 6 0】

画像処理部 9 6 は、記憶部としての外部 RAM 3 1 1 を内部に持つメモリインタフェイス 3 0 4、入力バッファ 3 0 5、出力バッファ 3 0 6、演算部 3 0 7、および、命令 RAM 3 0 8 によって構成されている。

【0 0 6 1】

なお、メモリインタフェイス 3 0 4 には、RAM 以外の記憶手段（たとえば、ハードディスク装置など）を設けることも可能であるが、本実施の形態では RAM が設けられているものとして説明を行なう。

【0 0 6 2】

演算部 3 0 7 は、いわゆる CPU（プロセッサ）と呼ばれるプログラム駆動形

の演算部であり、たとえば、図4に示すように構成されている。図4において、演算部307は、命令で指定される汎用レジスタR0～R31からなるオペランド用のレジスタファイル401、現在実行中の命令を保持する命令レジスタ（IR）402、次に実行すべき命令RAM308内のアドレスを保持するプログラムカウンタ（PC）403、レジスタファイル401内の片方のソースレジスタ（Rs1）の内容を保持する演算用レジスタ（A）404、レジスタファイル401内の他方のソースレジスタ（Rs2）の内容を保持する演算用レジスタ（B）405、レジスタファイル401内のデスティネーションレジスタ（Rd）の内容に書込む内容を保持する演算用レジスタ（C）406、外部RAM311に対する読出し／書出しオペレーションの間、メモリのロケーションのアドレスを保持する外部RAMメモリアドレスレジスタ（EMAR）407、外部RAM311との間で渡されるデータを保持する外部RAMメモリデータレジスタ（EMDR）408、加算／減算／乗算／除算のような基本的算術演算やAND/ORのような論理演算を実行する算術論理演算ユニット（ALU1）409、命令RAM308に対する読出し／書出しオペレーションの間、メモリのロケーションのアドレスを保持する命令RAMメモリアドレスレジスタ（IMAR）410、命令RAM308との間で渡される命令を保持する命令RAMメモリデータレジスタ（IMDR）411、レジスタ411に保持される命令RAM308からの命令をP1、P2バスの接続により命令レジスタ402にロードするなど、主に命令RAM408と各レジスタとのデータの読み書きをS1、P1、P2バスをブリッジすることにより演算として実行する算術論理演算ユニット（ALU2）412、および、制御ユニット413によって構成されている。

【0063】

S1バス414は、算術論理演算ユニット409、412とレジスタ404、407、408とが接続され、これらの間でデータを転送する内部バスである。S2バス415は、算術論理演算ユニット409とレジスタ402、405、407、408とが接続され、これらの間でデータを転送する内部バスである。Dバス416は、算術論理演算ユニット409、412とプログラムカウンタ403、レジスタ406、407、408とが接続され、これらの間でデータを転送

する内部バスである。P1バス417、P2バス418は、算術論理演算ユニット412とプログラムカウンタ403、レジスタ402、410、411とが接続され、これらの間でデータを転送する内部バスである。

【0064】

算術論理演算ユニット409、412は並列して動作し、算術論理演算ユニット412は命令取出し(fetch)サイクル、算術論理演算ユニット409は命令実行(execute)サイクルを行なう。分岐処理以外では算術論理演算ユニット412は算術論理演算ユニット409で実行される命令の1つ前を実行している。このため、命令取出し(fetch)と命令実行(execute)に同じバスを用いるノイマン形アーキテクチャで生じるバス上のボトルネックを回避し、高速な処理が可能となる。

【0065】

ここでは、命令長およびレジスタ長は32ビット長ワードとして説明する。

【0066】

以下に、命令取出し(fetch)サイクル時の動作について説明する。

【0067】

命令取出しサイクルでは、プログラムカウンタ403の値が命令RAM308中のメモリアドレスを与える。プログラムカウンタ403の値がP1バス417、算術論理演算ユニット409、412、P2バス418を経由してメモリアドレスレジスタ410にロードされる。命令RAM308のアクセス時間に依存した遅延の後、メモリデータバスはメモリデータレジスタ411に命令データ(32ビット長ワードを想定)をロードする。

【0068】

次に、メモリデータレジスタ411の内容をP1バス417、算術論理演算ユニット412、P2バス418を経由して命令レジスタ402にロードする。

【0069】

命令取出しサイクルの最後に、次の実行命令の命令RAM308中のアドレスを指すようにするため、プログラムカウンタ403の値を4つだけ増やす。

【0070】

上記の動作は略記すると以下のようになる。

【0071】

IMAR ← PC

IR ← IMDR

PC ← PC + 4

以下に、命令実行 (execute) サイクル時の動作について説明する。

【0072】

命令実行サイクルのステップは、実際に実行すべき命令に依存している。ほとんどの場合、オペランドはレジスタファイル401中のソースレジスタRs1, Rs2から取出される。ソースレジスタRs1, Rs2は、命令で指定されるレジスタアドレスを用いて選択する。これら2つのソースレジスタRs1, Rs2の内容は、一旦、演算用レジスタ404, 405にロードされる。

【0073】

上記の動作は略記すると以下のようになる。

【0074】

A ← Rs1

B ← Rs2

命令のタイプとは無関係にレジスタフィールドは同一位置にあるとする。本実施の形態では、16ビット目から20ビット目でソースレジスタを1つ指定し、1ビット目から15ビット目でもう1つのソースレジスタを指定する。

【0075】

以降のステップは、操作コードで指定される命令の種別に依存する。操作コードは、制御ユニット413内のハードウェアでデコードされる。続いて、操作コードの主要なものについて、そのステップを以下に説明する。

【0076】

算術論理演算命令レジスターレジスタ形

レジスタを3つ用いたADD R1, R2, R3といった算術論理演算命令では、演算用レジスタ404の内容と演算用レジスタ405の内容を算術論理演算ユニット409に転送して算術論理演算を行ない、その演算結果を演算用レジスタ

タ 4 0 6 に転送する。具体的には、S 1 バス 4 1 4 を用いて演算用レジスタ 4 0 4 の内容を算術論理演算ユニット 4 0 9 に転送し、S 2 バス 4 1 5 を用いて演算用レジスタ 4 0 5 の内容を算術論理演算ユニット 4 0 9 に転送し、D 2 バス 4 1 6 は算術論理演算ユニット 4 0 9 の出力を演算用レジスタ 4 0 6 に転送するのに用いる。演算用レジスタ 4 0 6 の内容は、レジスタファイル 4 0 1 内のデスティネーションレジスタ R d にコピーされる。

【 0 0 7 7 】

上記の動作を略記すると以下のようになる（；は同時動作を示す）。

【 0 0 7 8 】

S 1 バス ← A ; S 2 バス ← B

D バス ← S 1 バス < operation > S 2 バス

C ← D バス

R d ← C

算術論理演算命令レジスタ一定数形

レジスタを 2 つと定数を 1 つ用いた ADD R 1, R 2, 4 4 のような算術論理演算命令は、ソースの 1 つが命令後の下位 1 6 ビットに保持された定数であるという点異なる。すなわち、命令レジスタ 4 0 2 の下位 1 6 ビットから定数を抽出する。

【 0 0 7 9 】

上記動作を略記すると以下のようになる。

【 0 0 8 0 】

S 1 バス ← A ; S 2 バス ← I R (1 5 ~ 0 ビット)

D バス ← S 1 バス < operation > S 2 バス

C ← D バス

R d ← C

外部 RAM メモリ参照（ロード／ストア）命令

外部 RAM 3 1 1 からのロード命令でもストア命令でも、LD R 1, 1 0 0 [R 2] (R 2 + 1 0 0 番地の内容を R 1 にコピー)、ST R 6, 2 0 0 [R 8] (R 6 番地の内容を R 8 + 2 0 0 番地にコピー) のように、外部 RAM 3 1

1 内のロケーションアドレスは、ソースレジスタ R_{s1} と下位側 16 ビットのオフセットとを加算したものとする。この演算には算術論理演算ユニット 409 が用いられ、その演算結果はメモリアドレスレジスタ 407 にロードされる。ロード命令ならば、指定されたメモリロケーションの内容はメモリデータレジスタ 408 から算術論理演算ユニット 409 を経由して演算用レジスタ 406 に引き渡される。完全なシーケンスは以下のようになる。

【0081】

$EMAR \leftarrow A + IR(15 \sim 0 \text{ ビット})$

$C \leftarrow EMDR$

$Rd \leftarrow C$

ストア命令の場合も同様であり、シーケンスは以下のようになる。

【0082】

$EMAR \leftarrow A + IR(15 \sim 0 \text{ ビット})$

$EMDR \leftarrow B$

分岐命令

分岐命令では、命令で指定された条件の真偽判定を行なう。たとえば、 BEQ $R2, R1, L1$ では、 $R2 = R1$ であれば $PC + L1$ 、つまり、命令レジスタ 402 の下位 16 ビットに相当する $L1$ 分だけプログラムカウンタ 403 を算術論理演算ユニット 409 を用いてオフセットする。シーケンスは以下の通りである。

【0083】

$condition \leftarrow A < operation > B$

$PC \leftarrow PC + IR(15 \sim 0 \text{ ビット})$

ジャンプ命令

ジャンプ命令は $J100[R1]$ のように指定され、 $R1$ の内容 + 100 をプログラムカウンタ 403 にロードすることにより実現される。シーケンスは以下の通りである。

【0084】

$PC \leftarrow A < operation > IR(15 \sim 0 \text{ ビット})$

以上が図4の演算部307の基本動作であるが、演算部307は一般のCPUとは異なった次の機能があり、命令RAM308が小容量でも様々な画像処理に対応することができる。その機能とは、外部RAM311から命令RAM308へのプログラムロード機能である。そのシーケンスを以下に簡単に説明する。

【0085】

命令はILD R1, 100 [R2] (外部RAM R2+100番地の内容を命令RAM R1番地にコピー) のように記述される。まず、算術論理演算ユニット412により以下のシーケンスが実行される。

【0086】

$A \leftarrow R_d$ (例ではR1の内容がレジスタAに)

$IMAR \leftarrow A$

これと平行して、算術論理演算ユニット409により以下のシーケンスが実行される。

【0087】

$B \leftarrow R_{s1}$ (例ではR2の内容がレジスタBに)

$EMAR \leftarrow B + IR$ (15~0ビット)

これにより、メモリデータレジスタ408には、外部RAM311からメモリアドレスレジス407の指定するメモリの内容がロードされる。続いて、メモリデータレジスタ408の内容は、算術論理演算ユニット412によりS1バス414、算術論理演算ユニット412、P2バス418を経由しメモリデータレジスタ411にロードされる。

【0088】

$IMDR \leftarrow EMDR$

このロードが終了すると、メモリアドレスレジス410の示すメモリアドレスにメモリデータレジスタ411の内容がロードされる。これを繰り返すことにより、外部RAM311から命令RAM308へのプログラムロードが行なわれる。

【0089】

ストアも同様に可能であり、命令はIST R6, 200 [R8] (命令RA

M R 6 番地を外部 R A M R 8 + 2 0 0 番地にコピー) のように記述される。
 まず、算術論理演算ユニット 4 0 9 により以下のシーケンスが実行される。

【0 0 9 0】

$B \leftarrow R d$ (例では R 8 の内容がレジスタ B に)

$EMAR \leftarrow B + I R$ (1 5 ~ 0 ビット)

これと平行して、算術論理演算ユニット 4 1 2 では以下のシーケンスが実行される。

【0 0 9 1】

$A \leftarrow R s 1$ (例では R 6 の内容がレジスタ A に)

$IMAR \leftarrow A$

この後、メモリデータレジスタ 4 1 1 にメモリアドレスレジス 4 1 0 の指すアドレスから命令が読込まれる。メモリデータレジスタ 4 1 1 の内容が、P 1 バス 4 1 7、算術論理演算ユニット 4 1 2、D バス 4 1 6 を経由してメモリデータレジスタ 4 0 8 にコピーされる。

【0 0 9 2】

$EMDR \leftarrow IMDR$

このロードが終了すると、メモリアドレスレジス 4 0 7 の示すメモリアドレスにメモリデータレジスタ 4 0 8 の内容がロードされる。これを繰り返すことにより、命令 R A M 3 0 8 から外部 R A M 3 1 1 へのストアが行なわれる。

【0 0 9 3】

以上が、演算部 3 0 7 およびこれと関連する外部 R A M 3 1 1 と命令 R A M 3 0 8 の概要である。この演算部 3 0 7 により、一般的なコンピュータで行なわれる演算処理が実現できる。その中には、デジタル複写機やプリンタなどで行なわれる下記に例をあげる画像処理が含まれる。

【0 0 9 4】

- ・ヒストグラム作成
- ・ γ 補正
- ・色変換
- ・ハイパスフィルタ

- ・ローパスフィルタ
- ・墨入れ（UCR、UCA）
- ・階調処理（誤差拡散法、組織ディザ法）
- ・文字／画像識別

入力バッファ 3 0 5 は、たとえば、図 5 に示すような同期形ファイフォ（F I F O）であり、スキャナ部 4 からの書込信号 W R に対して F I F O 内部の状態を満杯検出信号 F U L L として出力する。スキャナ部 4 は、満杯でないときに入力データ D A T A I N を F I F O に出力し、F I F O 側はこれを内部に記憶する。また、入力バッファ 3 0 5 は、メモリアンタフェイス 3 0 4 からの読出信号 R D に対して F I F O 内部の状態を空検出信号 E N P T Y として出力する。メモリアンタフェイス 3 0 4 は、F I F O が空でないとき出力データ D A D A O U T を読出す。

【 0 0 9 5 】

出力バッファ 3 0 6 も、入力バッファ 3 0 5 と同様、図 6 に示すような同期形 F I F O であり、メモリアンタフェイス 3 0 4 からの書込信号 W R に対して F I F O 内部の状態を満杯検出信号 F U L L として出力する。メモリアンタフェイス 3 0 4 は、満杯でないときに入力データ D A T A I N を F I F O に出力し、F I F O 側はこれを内部に記憶する。また、出力バッファ 3 0 6 は、プリンタ部 6 からの読出信号 R D に対して F I F O 内部の状態を空検出信号 E N P T Y として出力する。プリンタ部 6 は、F I F O が空でないとき出力データ D A D A O U T （つまり、画像処理後の画像データ）を読出す。

【 0 0 9 6 】

メモリアンタフェイス 3 0 4 は、入力バッファ 3 0 5、出力バッファ 3 0 6、バス 1 2 0、演算部 3 0 7 を接続するインタフェイスであり、内部に大容量の外部 R A M 3 1 1 を有する。

【 0 0 9 7 】

メモリアンタフェイス 3 0 4 は、入力バッファ 3 0 5 に対して読出信号 R D を出力し、入力バッファ 3 0 5 が空でないならば、入力バッファ 3 0 5 から画像データを読出し、外部 R A M 3 1 1 のあらかじめ定められたアドレスに、この画像

データを記憶する。

【0098】

また、メモリアンタフェイス304は、出力バッファ306に書込信号WRを出力し、空検出信号EMPTYにより出力バッファ306が空であることを確かめた上で、出力バッファ306に外部RAM311のあらかじめ定められたアドレスにあるデータを出力する。

【0099】

また、メモリアンタフェイス304は、制御ユニット413から出力される読出制御信号に応じて、演算部307からメモリアドレスレジスタ407を経由して出力される外部RAM311のアドレス位置から、データを読出し、メモリデータレジスタ408に出力する。同様に、制御ユニット413から出力される書込制御信号に応じて、演算部307からメモリアドレスレジスタ407を経由して出力される外部RAM311のアドレス位置から、メモリデータレジスタ408の内容を記憶する。

【0100】

また、メモリアンタフェイス304内のバス・マスタ回路により、外部RAM311は共有バス120のアドレス空間と接続されており、共有バス120から外部RAM311に対して読出し／書込みが行なわれる。

【0101】

以上が画像処理部96の構成であるが、本発明はこの画像処理部96を用いて、複写時に図7に示すフローチャートの処理を行なうことを特徴とする。以下、これを簡単に説明する。

【0102】

まず、複写開始前に、操作パネル80からユーザにより入力される情報に基づき、あらかじめメモリアンタフェイス304内の外部RAM311に記憶されている画像処理プログラムが選択され、演算部307を通じて命令RAM308にロードされる(S1)。

【0103】

次に、操作パネル80からの処理開始指示に基づき、スキャナ部4が原稿の読

取り動作を開始する（S 2）。この読取り動作によるスキャナ部 4 からの画像データは、入力バッファ 3 0 5 にバッファリングされた後、メモリインタフェイス 3 0 4 に出力される（S 3）。メモリインタフェイス 3 0 4 では、外部 RAM 3 1 1 のあらかじめ指定されてあるアドレス位置に入力バッファ 3 0 5 からの画像データを記憶する（S 4）。この外部 RAM 3 1 1 には、演算部 3 0 7 で用いる演算用データなども記憶されている。

【0 1 0 4】

メモリインタフェイス 3 0 4 は、外部 RAM 3 1 1 内にある画像データを演算部 3 0 7 の読出制御信号に応じて順次出力する（S 5）。演算部 3 0 7 は、メモリインタフェイス 3 0 4 から入力される画像データを命令 RAM 3 0 8 上のプログラムに基づき処理を行ない、再度、メモリインタフェイス 3 0 4 に画像データとして出力する（S 6）。

【0 1 0 5】

メモリインタフェイス 3 0 4 は、演算部 3 0 7 の出力した処理後の画像データを外部 RAM 3 1 1 のあらかじめ定められたアドレスに記憶し、そのアドレスから出力バッファ 3 0 6 に出力する（S 7）。出力バッファ 3 0 6 は、接続されているプリンタ部 6 に応じて、画像データを出力する（S 8）。

【0 1 0 6】

ここで、ステップ S 1 において、ユーザにより入力される情報について一例を説明する。操作パネル 8 0 上の液晶表示部 8 2 には、たとえば、「文字写真原稿」、「文字原稿」、「写真原稿」の原稿モードを指定する 3 つの原稿モードスイッチが表示されており、ユーザは実行時にこれらを選択する。それぞれの原稿モードでは使用する画像処理プログラムが異なり、簡単にまとめると以下のようになっている。

【0 1 0 7】

文字写真原稿：識別→色変換→フィルタ処理→墨入れ→誤差拡散法

文字原稿：色変換→フィルタ処理→墨入れ→誤差拡散法

写真原稿：色変換→フィルタ処理→墨入れ→誤差ディザ法

ステップ S 1 で、このモード情報に基づきそれぞれの原稿モードに応じたプロ

グラムを命令RAM308へロードしない場合、命令RAM308上にこの3つの原稿モードが同時に満足するようなプログラムを開発する必要がある。通常、命令RAM308には高速動作メモリを用いるが、これは高価なため、小容量（1024×32ビットなど）のものしか実装できない。この小容量なメモリで3つの原稿モードを処理速度、画質で満足するようなプログラムの開発は困難である。

【0108】

そこで、本実施の形態では、上記3つの原稿モードそれぞれに応じた3つの画像処理プログラムをあらかじめ外部RAM311内に用意しておき、ステップS1において、操作パネル80の操作で原稿モードに応じた画像処理プログラムを命令RAM308にロードする。

【0109】

このように、それぞれの原稿モードや機能ごとに命令RAM308の全ての領域が使えるため、より複雑なプログラムが可能であり、処理速度、画質面で満足のゆく画像処理が可能であり、命令RAM308の有効活用という点で優れている。また、同一機能の実現を考えた場合、高価な高速命令メモリが小容量でたりするため、コストの削減が可能である。

【0110】

次に、第2の実施の形態について説明する。

【0111】

第2の実施の形態は、まず、演算部307によって画像の特徴量を算出し、この算出した特徴量に応じて、メモリインタフェース304内の外部RAM311に記憶されている適切な画像処理プログラムを命令RAM308へ演算部307を通じてロードすることを特徴とする。以下、その処理について図8および図9に示すフローチャートを参照して説明する。

【0112】

なお、装置構成は前述した第1の実施の形態図と同様なので、それを基に説明することとして、構成そのものの説明は省略する。

【0113】

まず、複写開始前に、あらかじめメモリアンタフェイス 3 0 4 内の外部 R A M 3 1 1 に記憶されている画像特徴量抽出プログラムが選択され、演算部 3 0 7 を通じて命令 R A M 3 0 8 にロードされる (S 1 1)。

【0 1 1 4】

次に、操作パネル 8 0 からの処理開始指示に基づき、スキャナ部 4 がスキャンを開始する (S 1 2)。このスキャンによるスキャナ部 4 からの画像データは、入力バッファ 3 0 5 にバッファリングされた後、メモリアンタフェイス 3 0 4 に出力される (S 1 3)。メモリアンタフェイス 3 0 4 では、外部 R A M 3 1 1 のあらかじめ指定されてあるアドレス位置に入力バッファ 3 0 5 からの画像データを記憶する (S 1 4)。この外部 R A M 3 1 1 には、演算部 3 0 7 で用いる演算用データなども記憶されている。

【0 1 1 5】

メモリアンタフェイス 3 0 4 は、外部 R A M 3 1 1 内にある画像データを演算部 3 0 7 の読出制御信号に応じて順次出力する (S 1 5)。演算部 3 0 7 は、メモリアンタフェイス 3 0 4 から入力される画像データを命令 R A M 3 0 8 上の画像特徴量抽出プログラムに基づき処理を行ない、画像の特徴量を算出する (S 1 6)。

【0 1 1 6】

演算部 3 0 7 は、画像特徴量算出後、この算出した画像特徴量に基づき、あらかじめメモリアンタフェイス 3 0 4 内の外部 R A M 3 1 1 に記憶されている、上記算出された画像特徴量に対応した適切な画像処理プログラムを選択し、命令 R A M 3 0 8 にロードする (S 1 7)。

【0 1 1 7】

次に、演算部 3 0 7 は、スキャナ部 4 に対して再スキャンをリクエストすることにより、スキャナ部 4 は再スキャンを開始する (S 1 8)。この再スキャンによるスキャナ部 4 からの画像データは、入力バッファ 3 0 5 にバッファリングされた後、メモリアンタフェイス 3 0 4 に出力される (S 1 9)。メモリアンタフェイス 3 0 4 では、外部 R A M 3 1 1 のあらかじめ指定されてあるアドレス位置に入力バッファ 3 0 5 からの画像データを記憶する (S 2 0)。

【0 1 1 8】

メモリアンタフェイス 3 0 4 は、外部 R A M 3 1 1 内にある画像データを演算部 3 0 7 の読出制御信号に応じて順次出力する (S 2 1)。演算部 3 0 7 は、メモリアンタフェイス 3 0 4 から入力される画像データを命令 R A M 3 0 8 上の画像処理プログラムに基づき処理し、再度、メモリアンタフェイス 3 0 4 に画像データとして出力する (S 2 2)。

【0 1 1 9】

メモリアンタフェイス 3 0 4 は、演算部 3 0 7 の出力した処理後の画像データを外部 R A M 3 1 1 のあらかじめ定められたアドレスに記憶し、そのアドレスから出力バッファ 3 0 6 に出力する (S 2 3)。出力バッファ 3 0 6 は、接続されているプリンタ部 6 に応じて、画像データを出力する (S 2 4)。

【0 1 2 0】

ここで、ステップ S 1 6 で算出される画像特徴量と、ステップ S 1 7 でロードされる画像処理プログラムについて、一例をあげて説明する。画像特徴量として濃度ヒストグラムの場合を例とする。濃度ヒストグラムとは、画像のある領域の画素を画像濃度領域ごとに分類し、分類ごとに、その画素数を数えたものである。

【0 1 2 1】

ステップ S 1 1 ~ S 1 6 の処理により、画像のある領域の濃度ヒストグラムが計算される。濃度ヒストグラムの分布がグレイカラーのみの場合はモノクロ原稿であり、色域全体に広がっている場合はカラー原稿であることがわかる。ステップ S 1 7 では、濃度ヒストグラムからわかるモノクロ原稿か、カラー原稿かに合わせて、それぞれに合った画像処理プログラムをロードする。一例を挙げると以下のようなになる。

【0 1 2 2】

カラー原稿：色変換→フィルタ処理→墨入れ→組織ディザ法

モノクロ原稿：モノクロ化処理→フィルタ処理→誤差拡散法→スムージング

このように、本実施の形態によると、小容量の命令 R A M 3 0 8 を有効に用いて、原稿の特徴にあった画像処理が可能となり、高画質化、処理の高速化が可能

となる。

【0 1 2 3】

次に、第 3 の実施の形態について説明する。

【0 1 2 4】

第 3 の実施の形態は、スキャナ部 4 がプリスキャン、本スキャンなどの複数の走査モードを有する場合で、そのプリスキャン、本スキャンのスキャン動作を行なう際に、それぞれの走査モードに合わせて、スキャン実行前にあらかじめメモリーインタフェイス 3 0 4 内の外部 RAM 3 1 1 に記憶されている画像処理プログラムを命令 RAM 3 0 8 へ演算部 3 0 7 を通じてロードすることを特徴とする。以下、その処理について図 1 0 および図 1 1 に示すフローチャートを参照して説明する。

【0 1 2 5】

なお、装置構成は前述した第 1 の実施の形態図と同様なので、それを基に説明することとして、構成そのものの説明は省略する。

【0 1 2 6】

まず、複写開始前に、あらかじめメモリーインタフェイス 3 0 4 内の外部 RAM 3 1 1 に記憶されているプリスキャン用画像処理プログラムが選択され、演算部 3 0 7 を通じて命令 RAM 3 0 8 にロードされる (S 3 1)。

【0 1 2 7】

次に、操作パネル 8 0 からの処理開始指示に基づき、スキャナ部 4 がスキャンを開始する (S 3 2)。このスキャンによるスキャナ部 4 からの画像データは、入力バッファ 3 0 5 にバッファリングされた後、メモリーインタフェイス 3 0 4 に出力される (S 3 3)。メモリーインタフェイス 3 0 4 では、外部 RAM 3 1 1 のあらかじめ指定されてあるアドレス位置に入力バッファ 3 0 5 からの画像データを記憶する (S 3 4)。この外部 RAM 3 1 1 には、演算部 3 0 7 で用いる演算用データなども記憶されている。

【0 1 2 8】

メモリーインタフェイス 3 0 4 は、外部 RAM 3 1 1 内にある画像データを演算部 3 0 7 の読出制御信号に応じて順次出力する (S 3 5)。演算部 3 0 7 は、メ

メモリインタフェイス 3 0 4 から入力される画像データを命令 RAM 3 0 8 上のプリスキャン用画像処理プログラムに基づき処理を行ない、メモリインタフェイス 3 0 4 にプリスキャン画像データとして出力する (S 3 6)。

【 0 1 2 9 】

メモリインタフェイス 3 0 4 は、演算部 3 0 7 の出力した処理後のプリスキャン画像データを外部 RAM 3 1 1 のあらかじめ定められたアドレスに順次記憶していく (S 3 7)。

【 0 1 3 0 】

演算部 3 0 7 は、プリスキャン終了後、あらかじめメモリインタフェイス 3 0 4 内の外部 RAM 3 1 1 に記憶されている本スキャン用画像処理プログラムを選択し、命令 RAM 3 0 8 にロードする (S 3 8)。

【 0 1 3 1 】

次に、演算部 3 0 7 は、スキャナ部 4 に対して本スキャンをリクエストすることにより、スキャナ部 4 は本スキャンを開始する (S 3 9)。この本スキャンによるスキャナ部 4 からの画像データは、入力バッファ 3 0 5 にバッファリングされた後、メモリインタフェイス 3 0 4 に出力される (S 4 0)。メモリインタフェイス 3 0 4 では、外部 RAM 3 1 1 のあらかじめ指定されてあるアドレス位置に入力バッファ 3 0 5 からの画像データを記憶する (S 4 1)。

【 0 1 3 2 】

メモリインタフェイス 3 0 4 は、外部 RAM 3 1 1 内にある画像データを演算部 3 0 7 の読出制御信号に応じて順次出力する (S 4 2)。また、メモリインタフェイス 3 0 4 は、現在処理中の画像データに対応する外部 RAM 3 1 1 内にあるプリスキャン画像データを演算部 3 0 7 の読出制御信号に応じて順次出力する (S 4 3)。

【 0 1 3 3 】

演算部 3 0 7 は、メモリインタフェイス 3 0 4 から入力される画像データとプリスキャン画像データとを基に、命令 RAM 3 0 8 上の本スキャン用画像処理プログラムに基づき処理し、メモリインタフェイス 3 0 4 に画像データとして出力する (S 4 4)。

【0134】

メモリーインタフェース 304 は、演算部 307 の出力した処理後の画像データを外部 RAM 311 のあらかじめ定められたアドレスに記憶し、そのアドレスから出力バッファ 306 に出力する (S45)。出力バッファ 306 は、接続されているプリンタ部 6 に応じて、画像データを出力する (S46)。

【0135】

ここで、プリスキャン用と本スキャン用の画像処理プログラムについて、一例をあげて簡単に説明する。プリスキャンでは、原稿が文字原稿か、文字写真混在原稿か、写真原稿かが識別される原稿種別識別プログラムが実行され、この識別結果に基づき原稿中の文字領域、写真領域を識別する領域識別プログラムが実行され、その識別結果として画像中の各画素が文字か写真かに分類され、その分類結果が外部 RAM 311 に蓄積される。

【0136】

処理の高速化のために、一般にプリスキャンは本スキャンよりも荒い解像度で行なわれる (走査スピードを変更して)。この識別プログラムは非常に複雑なため、プログラム規模が大きく、小容量の命令 RAM 308 上では他の処理プログラムを共存できない。

【0137】

そこで、プリスキャン時は領域識別プログラムのみを命令 RAM 308 にロードして、演算部 307 で実行し、その結果を外部 RAM 311 に記憶しておく。プリスキャン後、本スキャン時には、外部 RAM 311 内にある識別結果を基に、文字、写真に適した以下の画像処理を実行する。

【0138】

色変換→フィルタ処理→墨入れ→誤差拡散法

このように、プリスキャンと本スキャンの画像処理プログラムを分離し、本実施の形態の手順でロードすれば、小容量の外部 RAM 308 でも複雑な識別を利用した画像処理が実現できる。

【0139】

次に、第 4 の実施の形態について説明する。

【0 1 4 0】

第 4 の実施の形態の第 1 の実施の形態と異なる点は、図 1 2 に示すように、プリンタ部 6 のエンジン状態を検知するための状態検知手段としてのエンジンセンサ 3 1 3 を付加したものであり、その他の部分は前述した第 1 の実施の形態と同様であるので、その説明は省略する。

【0 1 4 1】

第 4 の実施の形態は、エンジンセンサ 3 1 3 から出力されるプリンタ部 6 のエンジン状況に基づき、これに適した画像処理プログラムを外部 RAM 3 1 1 から命令 RAM 3 0 8 にロードすることを特徴とする。複写時の処理は、図 7 に示した第 1 の実施の形態のフローチャートにおけるステップ S 1 の処理を、図 1 3 に示すように、「エンジンセンサ 3 1 3 により出力されるエンジン状況に応じて、これに対応した画像処理プログラムを外部 RAM 3 1 1 から命令 RAM 3 0 8 にロードする」と変更したものである。

【0 1 4 2】

具体的に説明すると、エンジンセンサ 3 1 3 とは、たとえば、感光体ドラム上に現像されたテストパターンを読取る CCD センサや、エンジンの温度や湿度を測定する温湿度センサなどである。これらのセンサ情報から、たとえば、テストパターンからエンジンの γ 特性（パルス幅－濃度）が急峻であることが検知されると、階調数が充分に取れていないと判断して、命令 RAM 3 0 8 には多値数を落とした中間調処理プログラムがロードされる。

【0 1 4 3】

また、温湿度センサが高温多湿を検知すると、最大濃度を抑えるレーザパルス幅選択プログラムが、温湿度センサが低温低湿を検知すると、最大濃度をできるだけ上げるようなレーザパルス幅選択プログラムがロードされ、それぞれの状態に適した γ 変換プログラムもロードされる。

【0 1 4 4】

次に、第 5 の実施の形態について説明する。

【0 1 4 5】

第 5 の実施の形態は、命令 RAM 3 0 8 にロードされた各画像処理プログラム

の頻度を外部RAM 3 1 1に記憶しておき、使用頻度が高いプログラムをユーザの操作前にロードしておき、操作パネル 8 0からのプログラムロードの指示後に未ロード分のプログラムのみをロードする点を特徴とする。これにより、プログラムロードに要する時間を短縮することが可能になり、複写機能の高速化が可能となる。

【0 1 4 6】

複写時の処理は、図 7に示した第 1の実施の形態のフローチャートにおけるステップ S 1の前に、図 1 4に示すように、新たなステップ S 0の処理、すなわち、「ウェイト時に使用頻度の高い画像処理プログラムを外部RAM 3 1 1から命令RAM 3 0 8にロードする」を付加したものである。

【0 1 4 7】

なお、装置構成は前述した第 1の実施の形態図と同様なので、その説明は省略する。

【0 1 4 8】

次に、第 6の実施の形態について説明する。

【0 1 4 9】

なお、装置構成は前述した第 1の実施の形態図と同様なので、それを基に説明することとして、構成そのものの説明は省略する。

【0 1 5 0】

第 6の実施の形態は、操作パネル 8 0からの入力情報に応じて命令RAM 3 0 8、外部RAM 3 1 1内のデータを操作パネル 8 0の液晶表示部 8 4に表示することを特徴とする。命令RAM 3 0 8、外部RAM 3 1 1の各記憶エリアには、それぞれアドレスが割り当てられており、操作パネル 8 0から、たとえば、

DUMP A 0 0 0 A 1 0 0 0

などのように、コマンドを入力すると、RAMのA 0 0 0番地からA 1 0 0 0番地に記憶されているプログラムやデータが操作パネル 8 0の液晶表示部 8 4上に表示されるようになっている。この機能により、プログラム開発時のデバック作業の効率が向上する。

【0 1 5 1】

また、単にデータを表示するだけでなく、現在動作中のプログラムを表わす記号を操作パネル 8 0 の液晶表示部 8 4 上に表示することにより、動作状態の監視が可能となる。

【0 1 5 2】

また、外部 R A M 3 1 1 にはスキャナ部 4 から入力される画像データが順次記憶されていくが、この記憶されているアドレスを指定し（画像内での座標から決定される）、操作パネル 8 0 の液晶表示部 8 4 上に指定アドレス内のデータを表示することにより、スキャナ部 4 の機能確認が可能になる。

【0 1 5 3】

次に、第 7 の実施の形態について説明する。

【0 1 5 4】

第 7 の実施の形態の第 1 の実施の形態と異なる点は、図 1 5 に示すように、内部情報を画像化するための情報画像化手段としての内部情報画像化部（たとえば、R I P : Raster Image Processor）3 1 4 を付加したものであり、その他の部分は前述した第 1 の実施の形態と同様であるので、その説明は省略する。

【0 1 5 5】

第 7 の実施の形態は、操作パネル 8 0 からの指示に応じて、命令 R A M 3 0 8 、外部 R A M 3 1 1 内の情報を内部情報画像化部 3 1 4 により画像化して、プリンタ部 6 から記録出力することを特徴とする。

【0 1 5 6】

内部情報画像化部 3 1 4 は、共有バス 1 2 0 と接続され、内部に R A M 3 1 5 を有するメモリインタフェース 3 1 6、画像化のための演算処理を行なう C P U 3 1 7、および、画像化された情報をプリンタ部 6 へ出力するための出力バッファ 3 1 8 によって構成されていて、R A M 3 1 5 には、命令 R A M 3 0 8 および外部 R A M 3 1 1 内のデータなどを画像化するための画像化処理プログラムが記憶されている。

【0 1 5 7】

この画像化処理プログラムとしては、データを文字コードに変換、および、数値データをグラフに変換するものなどが含まれる。たとえば、命令 R A M 3 0 8

内の γ 変換用の γ データを内部情報画像化部 3 1 4 で画像化し、プリンタ部 6 で記録出力することにより、図 1 6 に示すようなグラフを得ることができる。これにより、デバック時やメンテナンスサービス時に、設定状態などが容易にわかるため、作業効率が著しく向上する。

【0 1 5 8】

なお、当然ではあるが、内部情報画像化部 3 1 4 は、画像処理部 9 6 内の演算部 3 0 7、外部 RAM 3 1 1 および出力バッファ 3 0 6 などを用いて代用することも可能である。

【0 1 5 9】

【発明の効果】

以上詳述したように本発明によれば、たとえば、操作パネルからユーザが指定する画像複写モードなどの入力情報により、必要な画像処理と必要でない画像処理が決定できることに着目し、この入力情報に応じて適切な画像処理プログラムのみをロードすることにより、小容量の高速な記憶装置の有効活用を図ることが可能となる画像処理装置を提供できる。

【0 1 6 0】

また、本発明によれば、画像の特徴量（たとえば、ヒストグラム）により、原稿が文字原稿か、ビクトリアルな原稿かを識別できるため、画像の特徴量に応じて必要な画像処理と必要でない画像処理が決定できることに着目し、この画像の特徴量に基づいて適切な画像処理プログラムのみをロードすることにより、小容量の高速な記憶装置の有効活用を図ることが可能となる画像処理装置を提供できる。

【0 1 6 1】

また、本発明によれば、画像入力手段の走査実行時の走査モードに応じて使用すべき画像処理プログラムが限定されることに着目し、走査モードに応じて適切な画像処理プログラムのみをロードすることにより、小容量の高速な記憶装置の有効活用を図ることが可能となる画像処理装置を提供できる。

【図面の簡単な説明】

【図 1】

本発明の実施の形態に係るデジタル式カラー複写機などの画像処理装置の内部構成を模式的に示す側面図。

【図 2】

図 1 に示した画像処理装置の電氣的接続および制御のための信号の流れを概略的に示すブロック図。

【図 3】

第 1 の実施の形態に係る画像処理部およびその周辺部の構成を詳細に示すブロック図。

【図 4】

演算部の構成を詳細に示すブロック図。

【図 5】

入力バッファの一構成例を示すブロック図。

【図 6】

出力バッファの一構成例を示すブロック図。

【図 7】

第 1 の実施の形態に係る画像処理部における画像処理の流れを説明するフローチャート。

【図 8】

第 2 の実施の形態に係る画像処理部における画像処理の流れを説明するフローチャート。

【図 9】

第 2 の実施の形態に係る画像処理部における画像処理の流れを説明するフローチャート。

【図 1 0】

第 3 の実施の形態に係る画像処理部における画像処理の流れを説明するフローチャート。

【図 1 1】

第 3 の実施の形態に係る画像処理部における画像処理の流れを説明するフローチャート。

【図 1 2】

第 4 の実施の形態に係る画像処理部およびその周辺部の構成を詳細に示すブロック図。

【図 1 3】

第 4 の実施の形態に係る画像処理部における画像処理の流れを説明するフローチャート。

【図 1 4】

第 5 の実施の形態に係る画像処理部における画像処理の流れを説明するフローチャート。

【図 1 5】

第 7 の実施の形態に係る画像処理部およびその周辺部の構成を詳細に示すブロック図。

【図 1 6】

内部情報画像化部で画像化された情報の記録出力例を示す図。

【符号の説明】

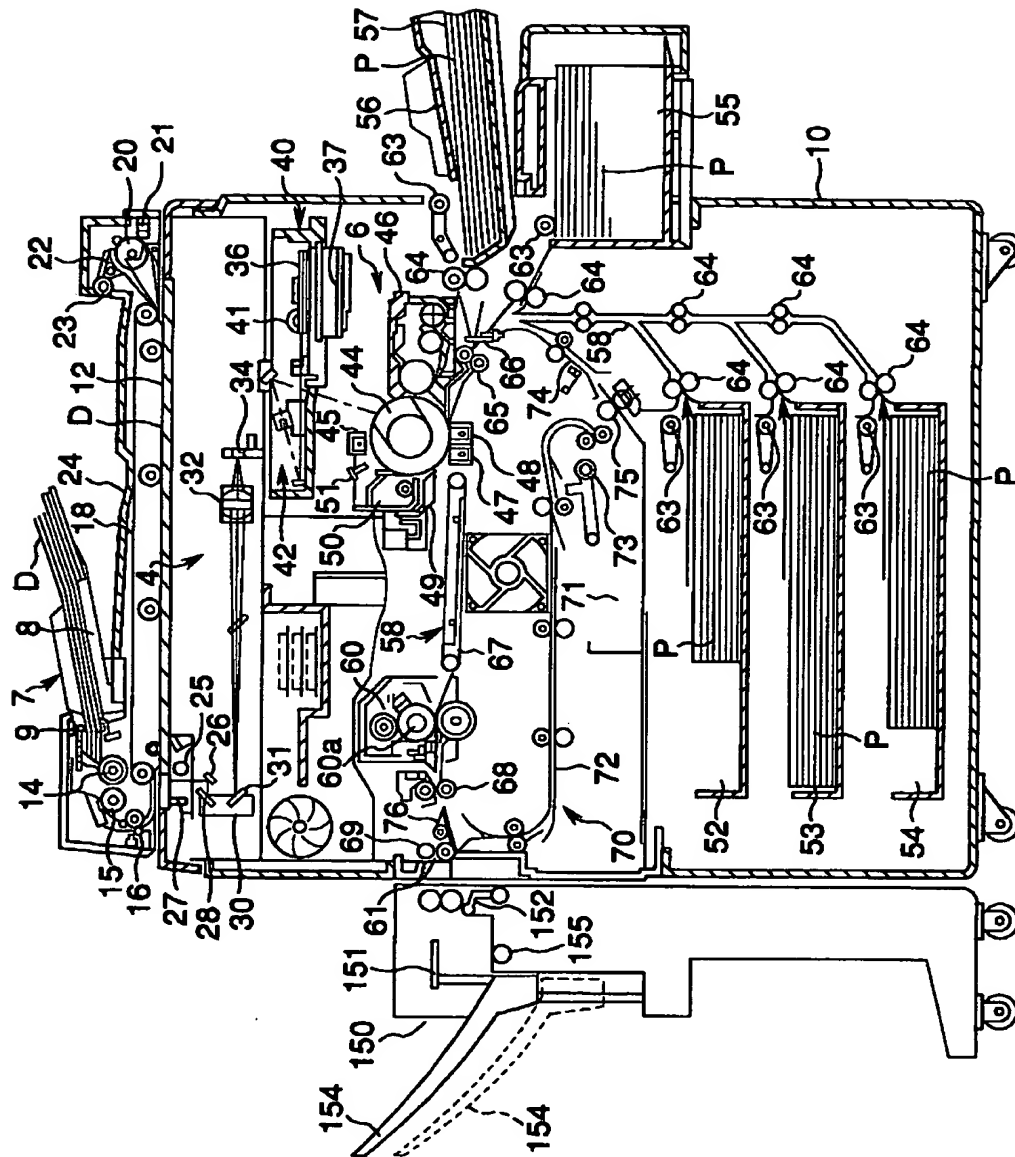
- D …… 原稿
- 4 …… スキャナ部（画像入力手段）
- 6 …… プリンタ部（画像出力手段、記録出力手段）
- 8 0 …… 操作パネル
- 8 2 …… 液晶表示部（表示出力手段）
- 9 0 …… 主制御部
- 9 1 …… メイン CPU
- 9 2 …… ROM
- 9 3 …… RAM
- 9 6 …… 画像処理部
- 1 2 0 …… 共有バス
- 3 0 4 …… メモリインタフェース
- 3 0 5 …… 入力バッファ（第 1 のバッファ）
- 3 0 6 …… 出力バッファ（第 2 のバッファ）

- 307 ……演算部（演算手段）
- 308 ……命令RAM（記憶手段）
- 310 ……外部インタフェース
- 311 ……外部RAM（記憶手段）
- 312 ……メインCPUインタフェース
- 313 ……エンジンセンサ（状態検知手段）
- 314 ……内部情報画像化部（情報画像化手段）

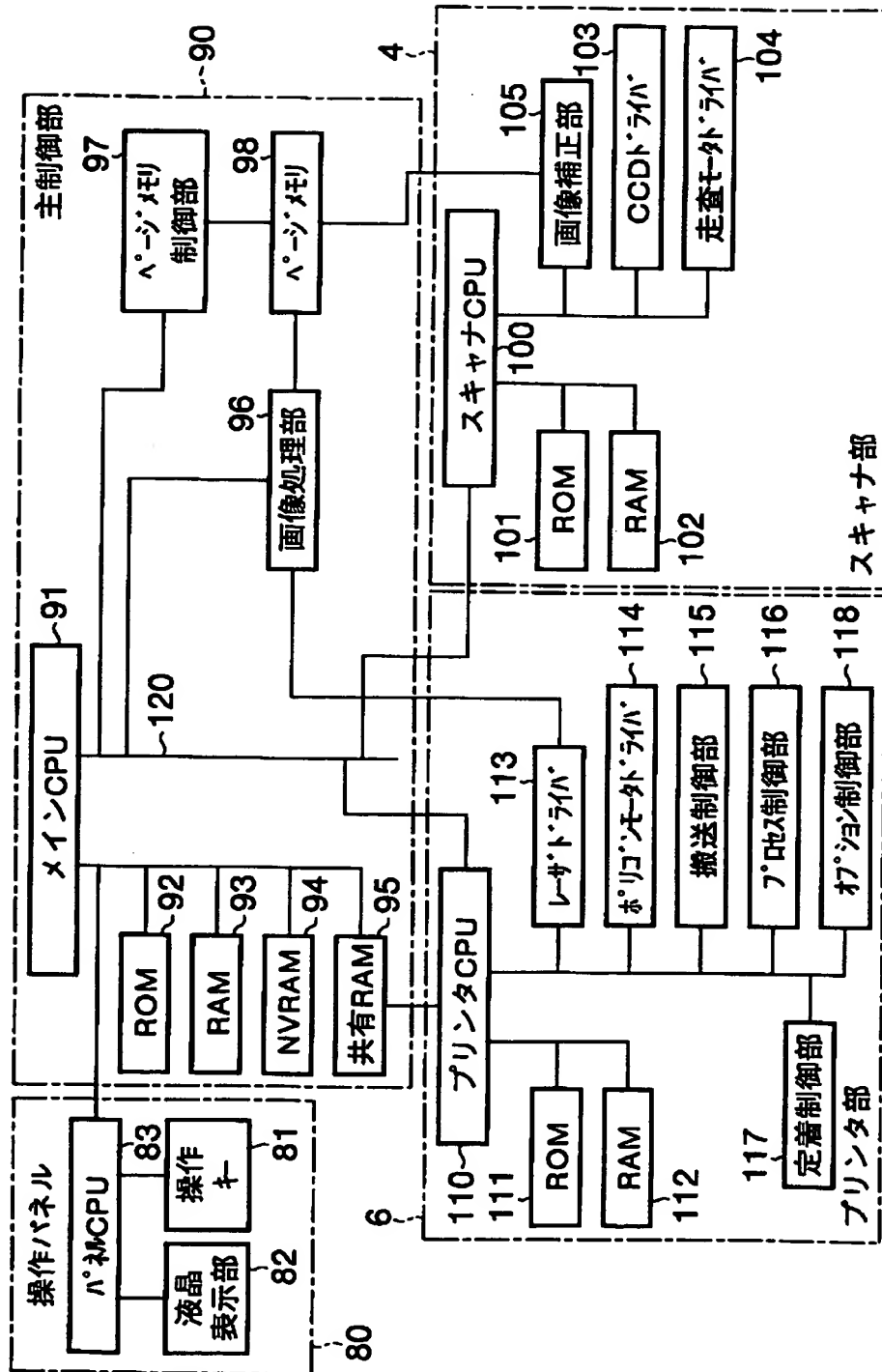
【書類名】

図面

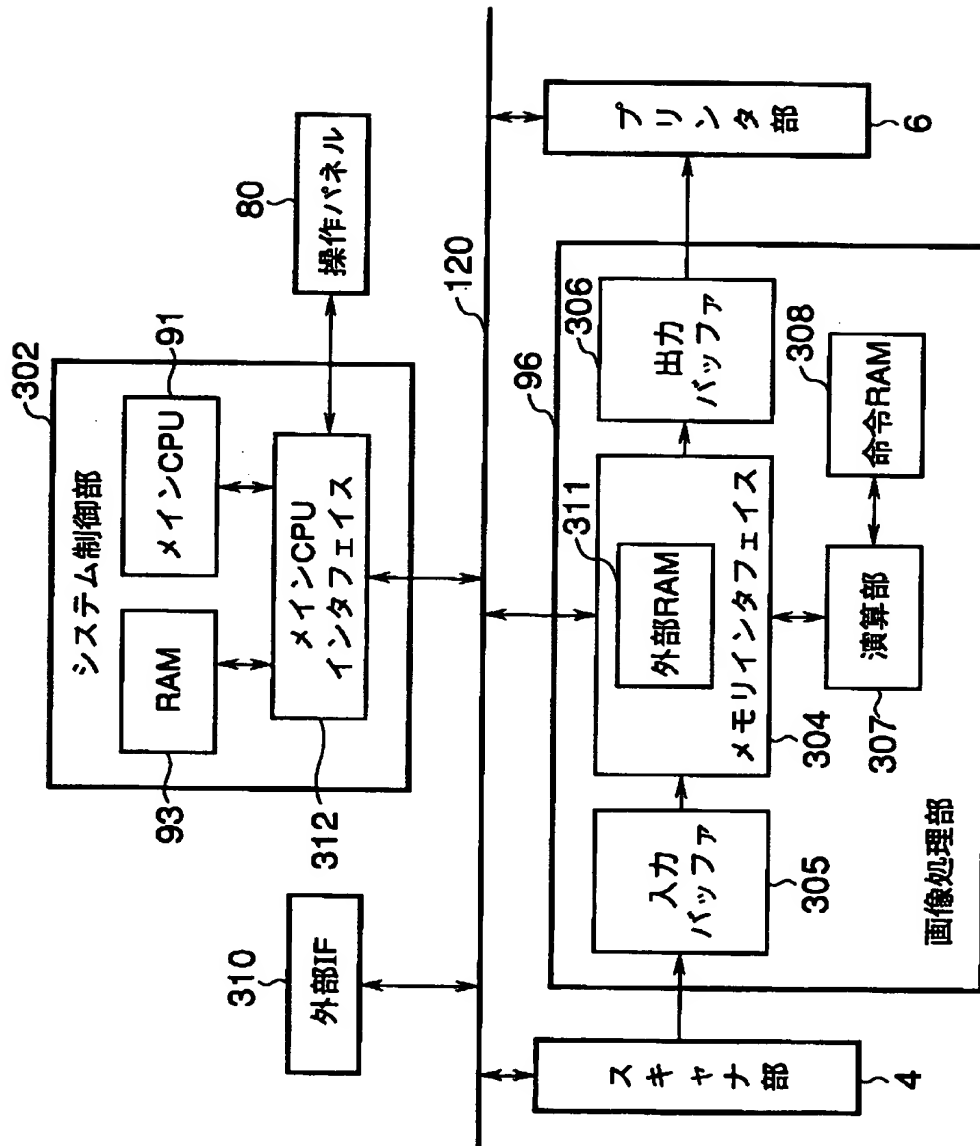
【図 1】



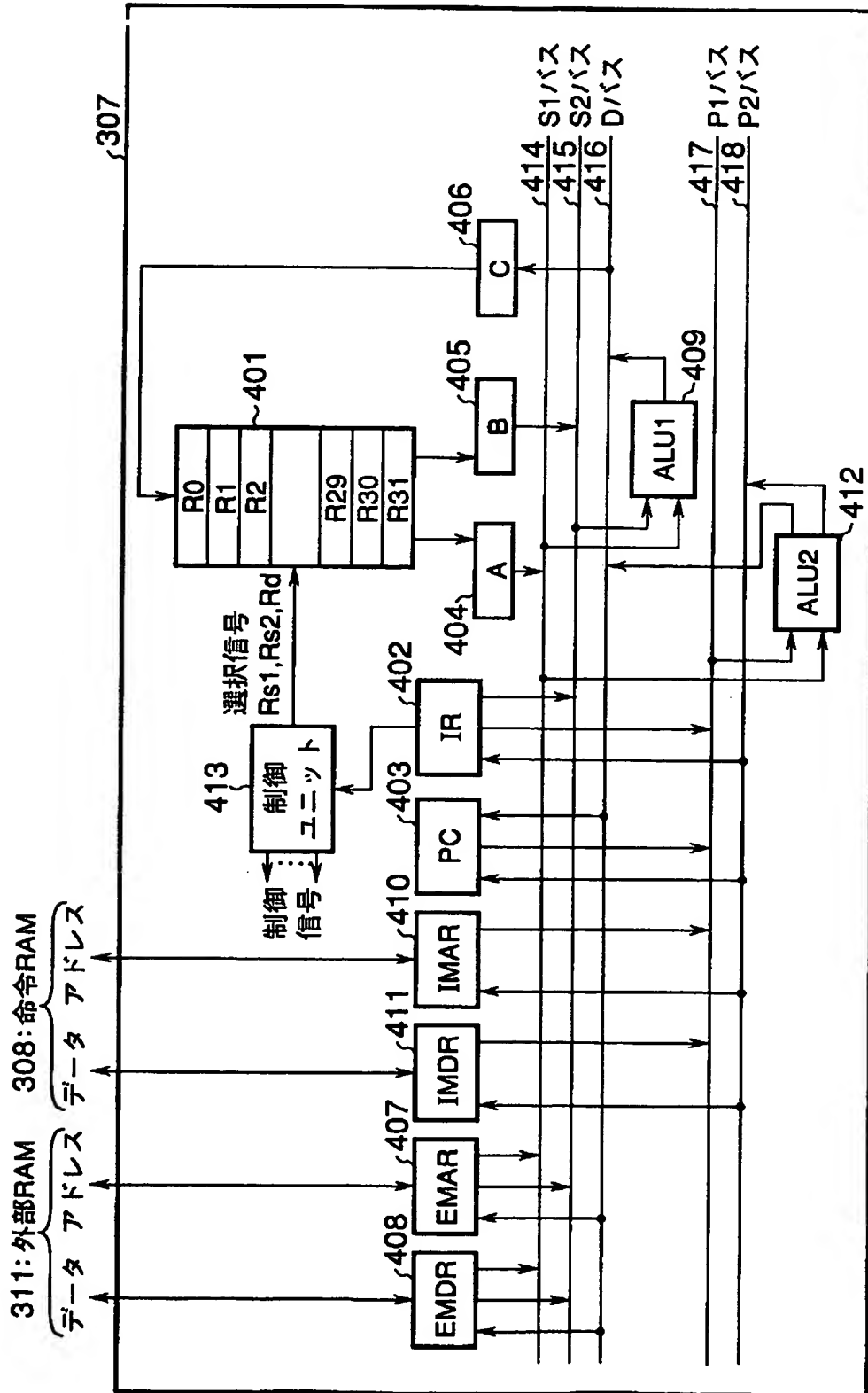
【図 2】



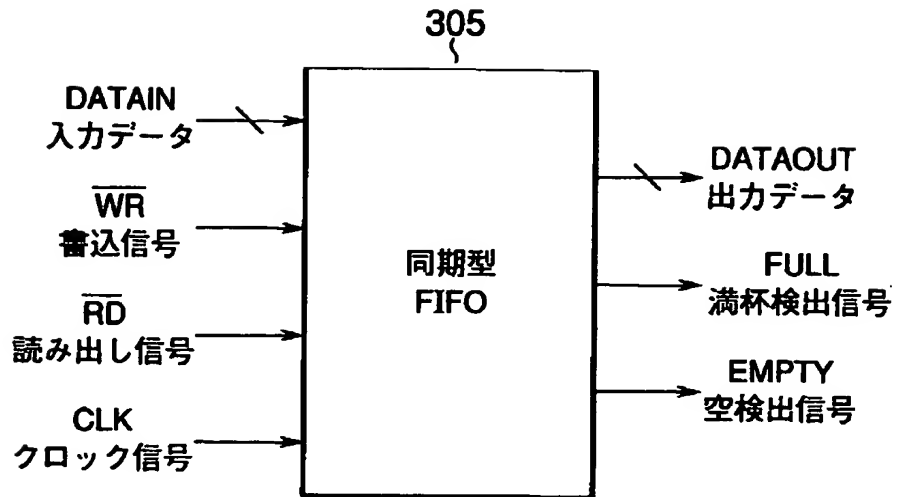
【図 3】



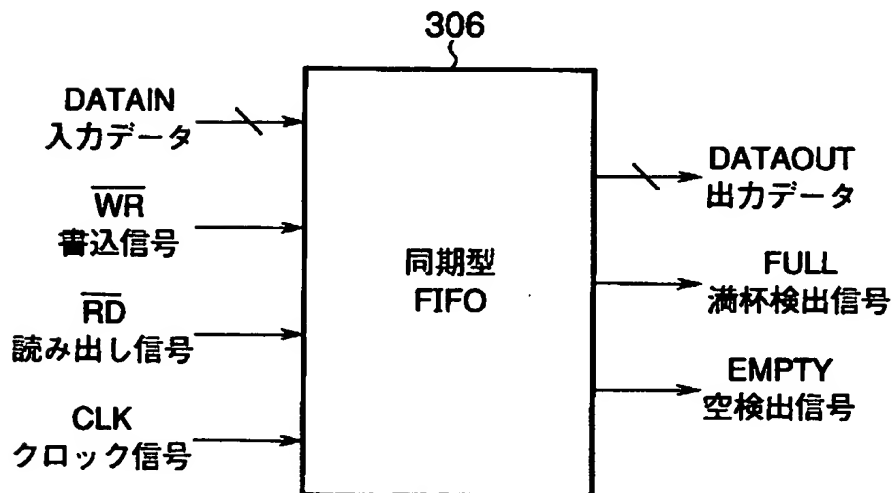
【図 4】



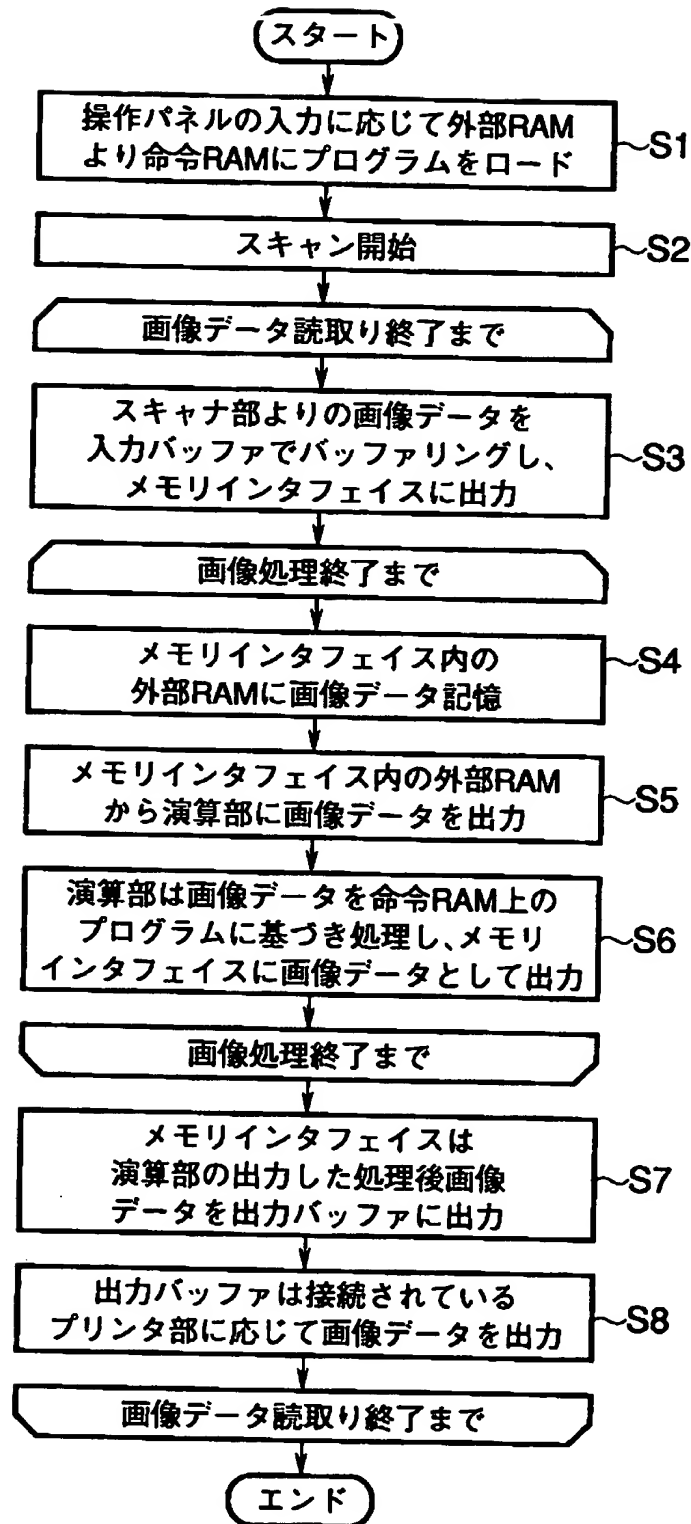
【図 5】



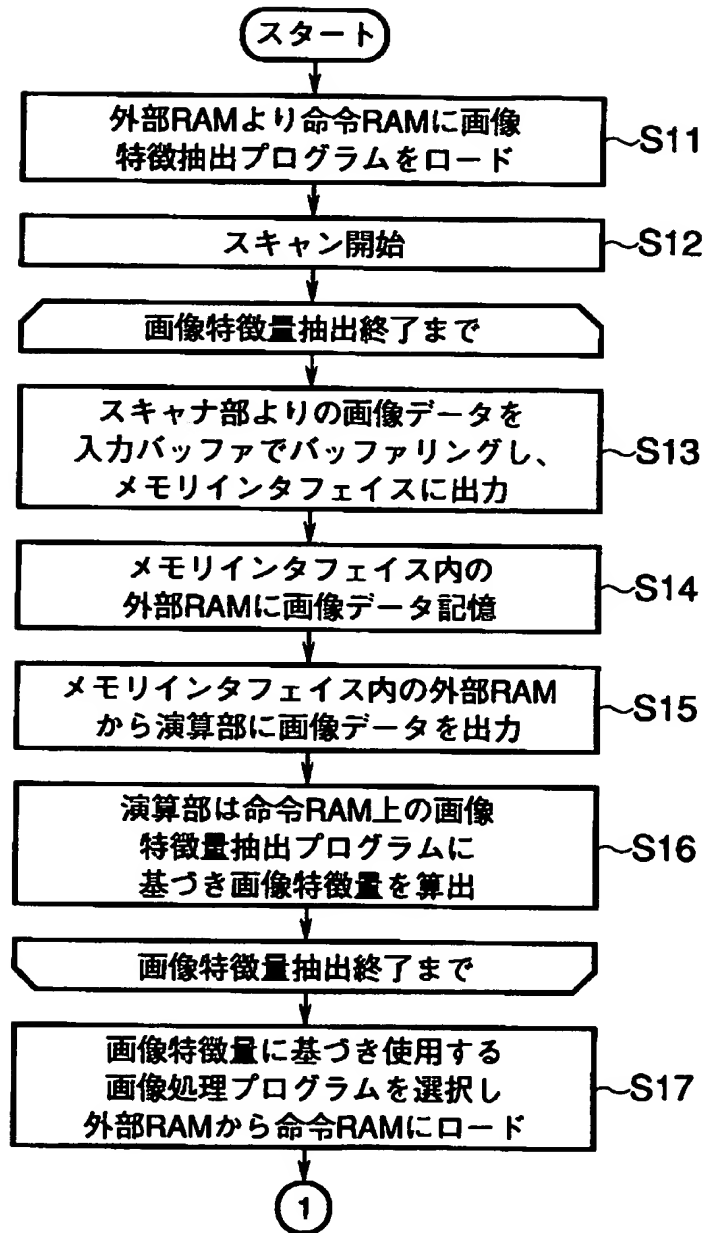
【図 6】



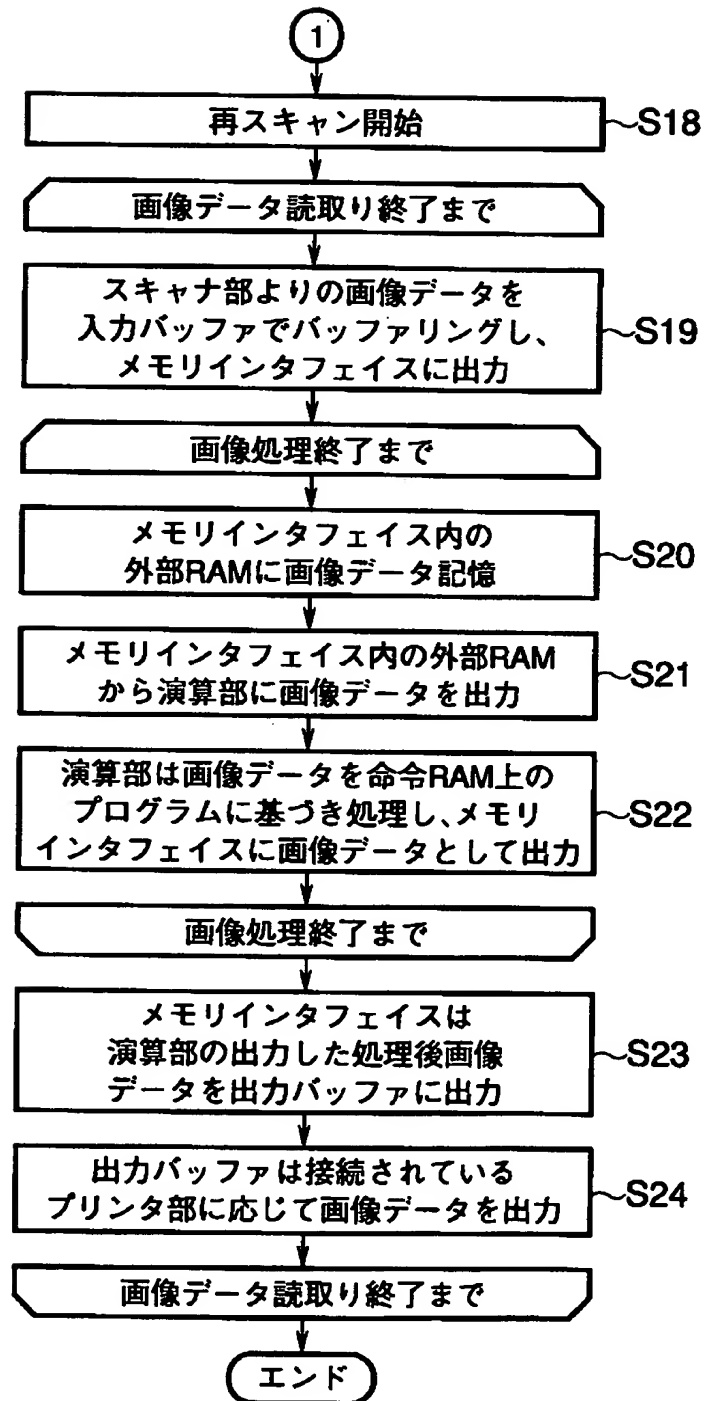
【図 7】



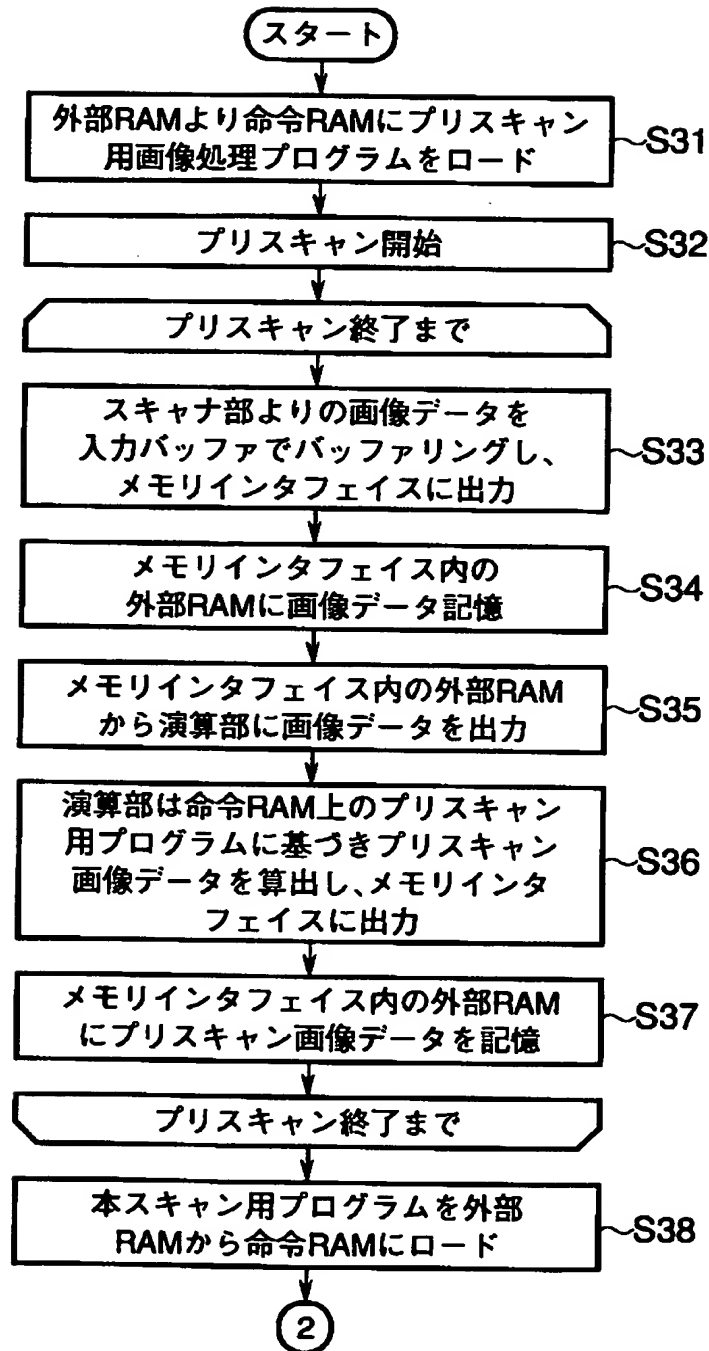
【図 8】



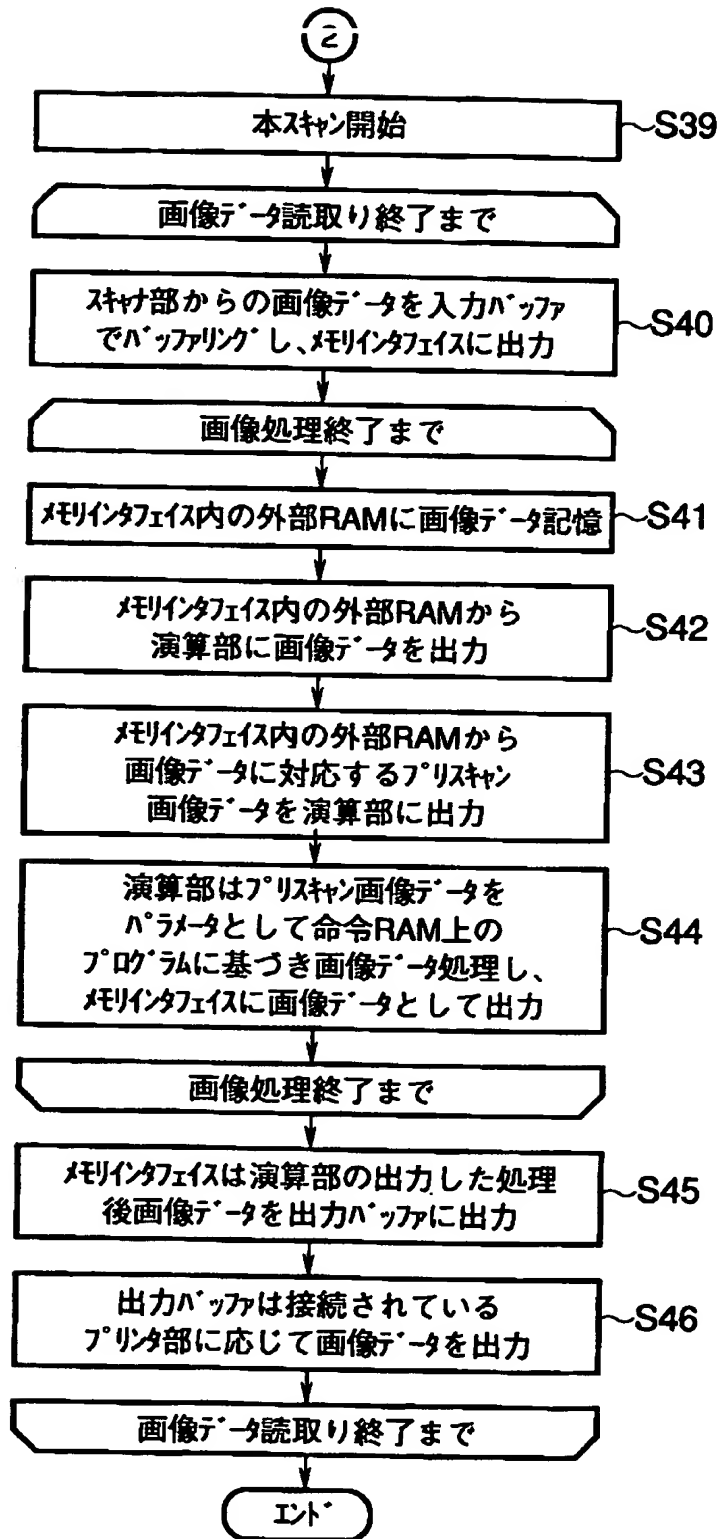
【図 9】



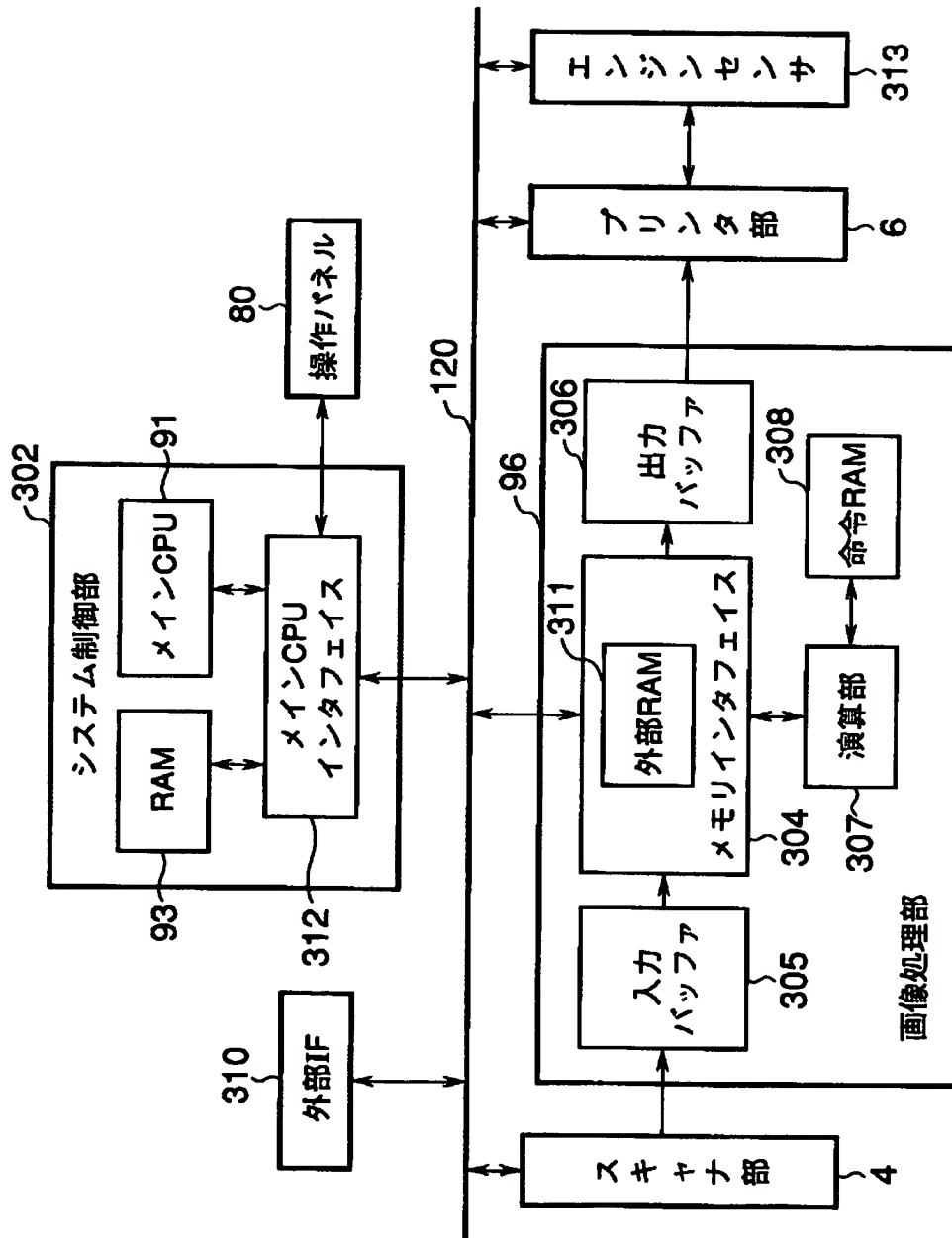
【図 1 0】



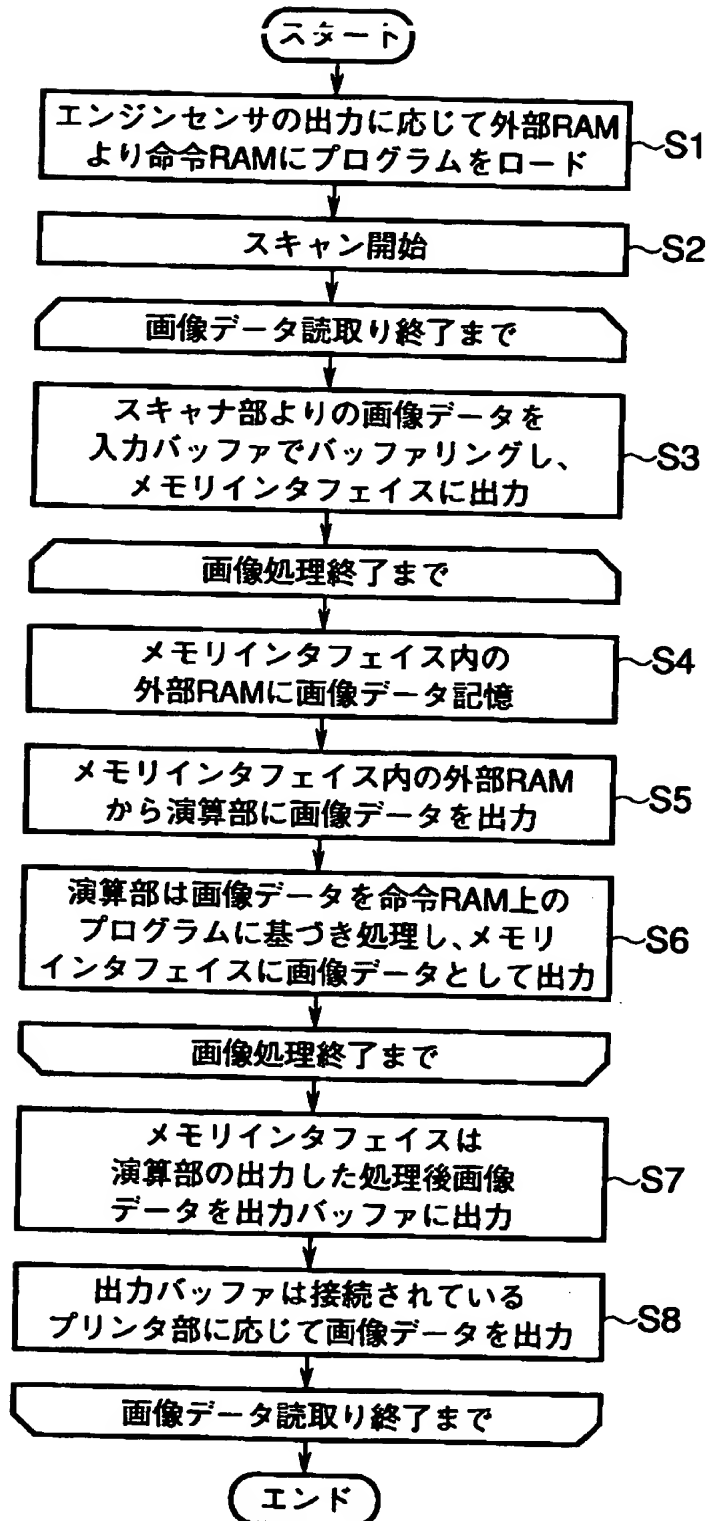
【図 1 1】



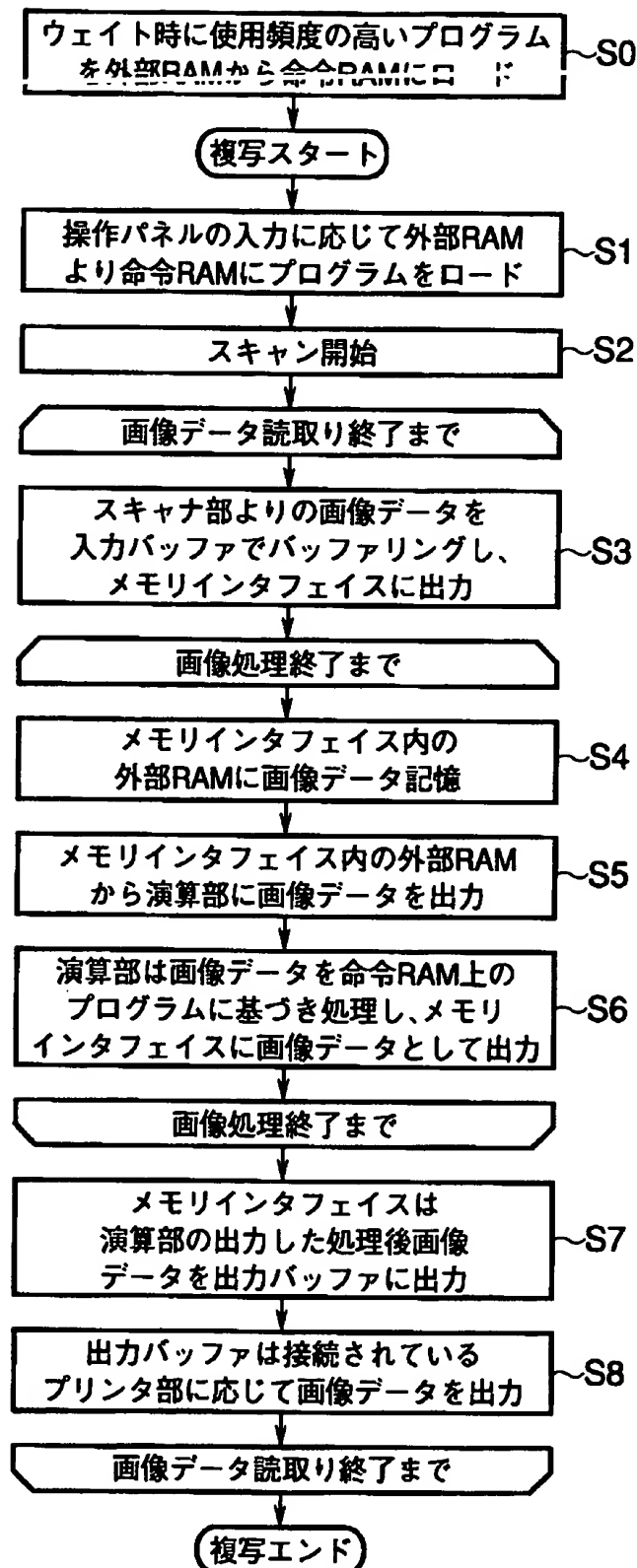
【図 1 2】



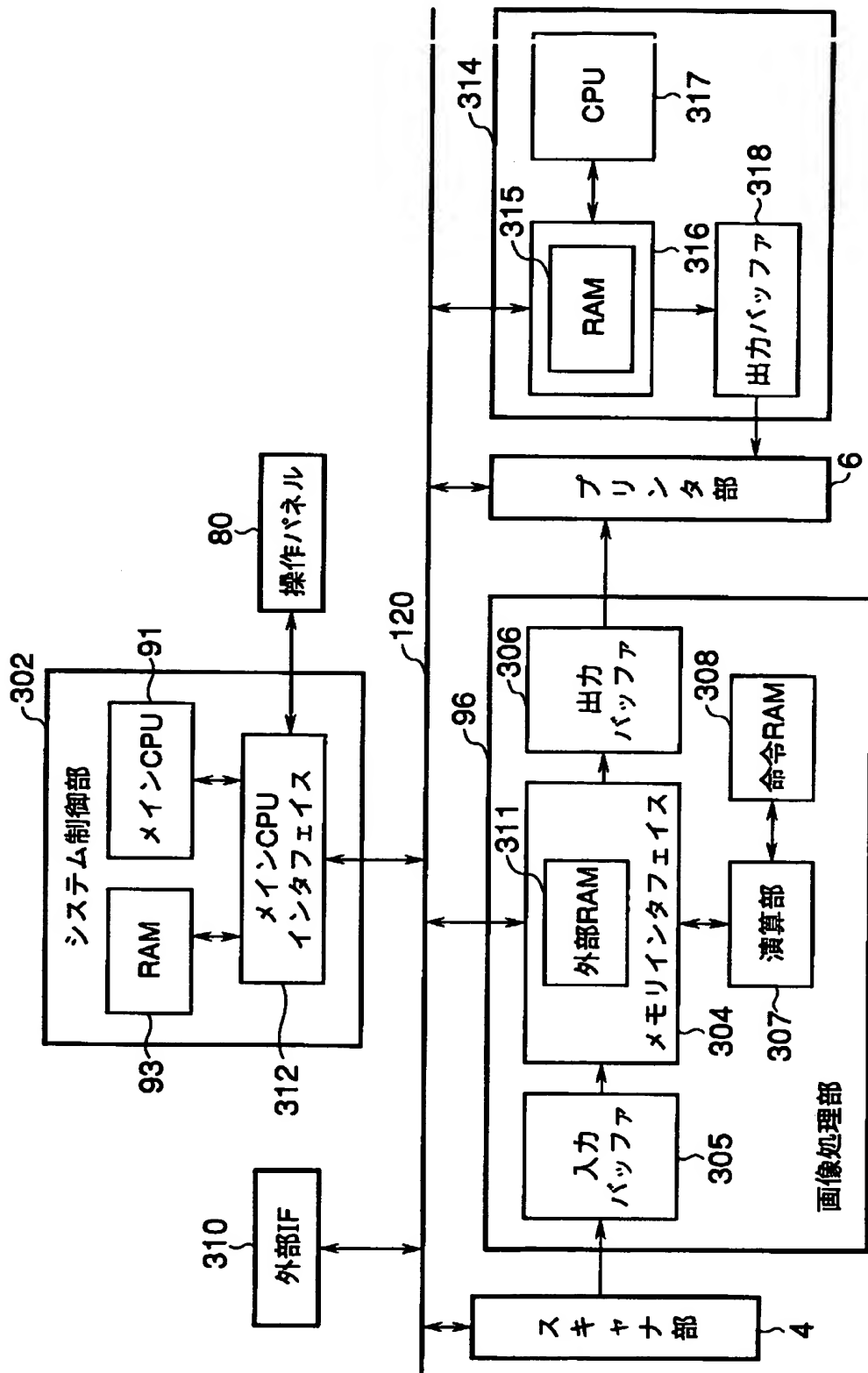
【図 1 3】



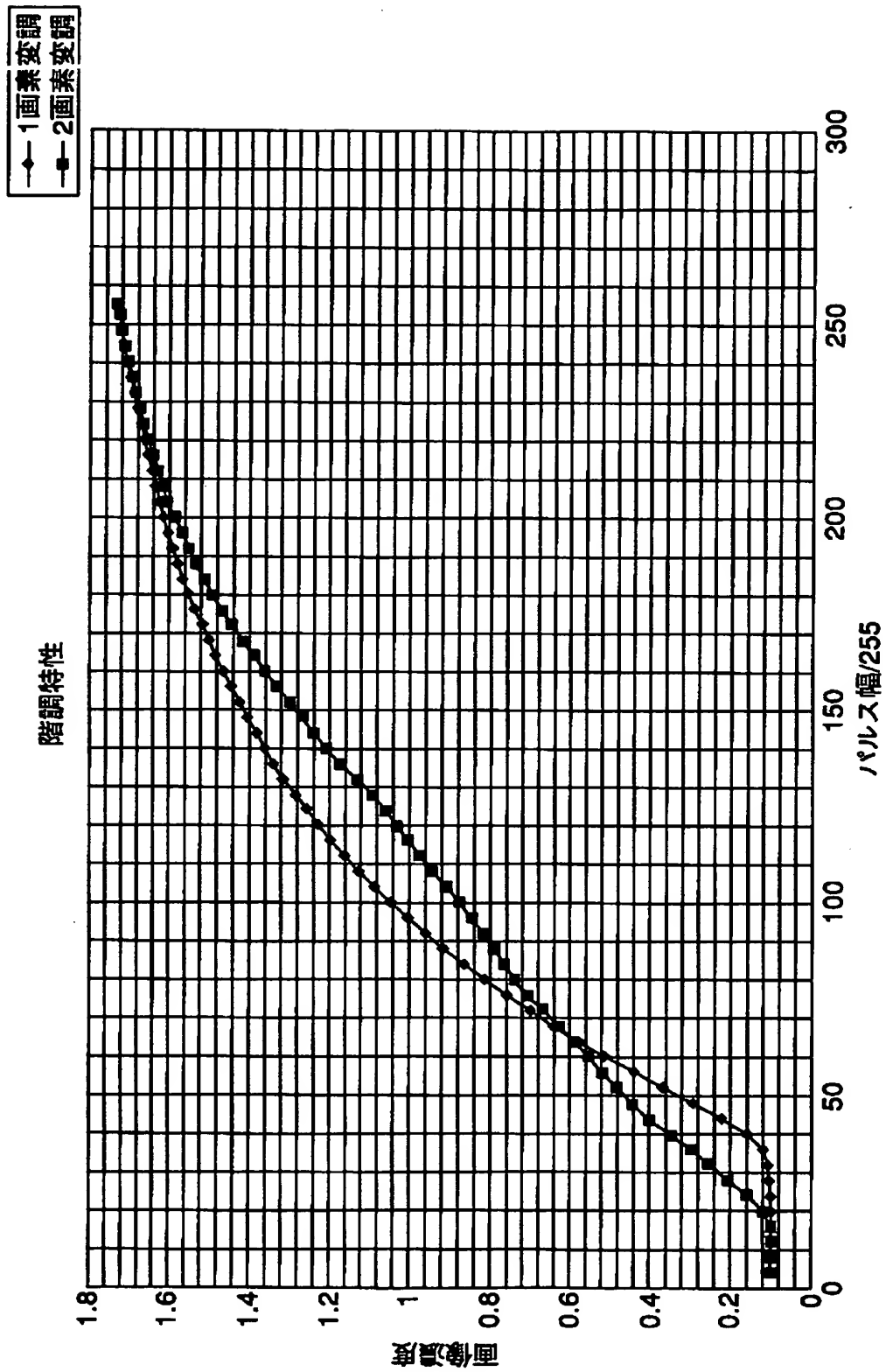
【図 14】



【図 1 5】



【図 16】



【書類名】 要約書

【要約】

【課題】適切な画像処理プログラムのみをロードすることにより、小容量の高速な記憶装置の有効活用を図ることが可能な画像処理装置を提供する。

【解決手段】カラー画像やモノクロ画像を読取ってその複製画像を形成するデジタル式のカラー／モノクロ複写機などの画像処理装置において、画像処理部 9 6 をソフトウェアによりプログラムされ動作する演算部 3 0 7 により構成するとともに、この画像処理プログラムをあらかじめメモリインタフェース 3 0 4 内の外部 R A M 3 1 1 に記憶しておき、操作パネル 8 0 からの入力情報に基づき外部 R A M 3 1 1 内から適切な画像処理プログラムを読出して、命令 R A M 3 0 8 にロードする。演算部 3 0 7 は、この命令 R A M 3 0 8 内の画像処理プログラムを実行する。

【選択図】 図 3

出 願 人 履 歴 情 報

識別番号 [000003562]

1. 変更年月日 1999年 1月14日
[変更理由] 名称変更
住 所 東京都千代田区神田錦町1丁目1番地
氏 名 東芝テック株式会社